

## งานมอบหมาย 4

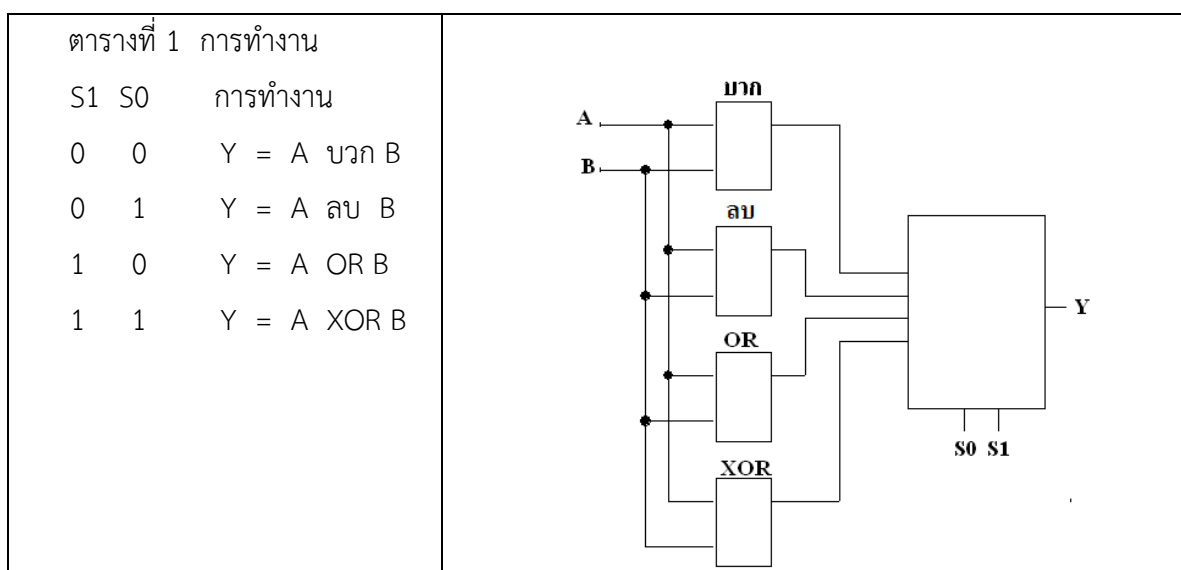
จงเขียนโมเดล VHDL ของวงจรต่อไปนี้ แล้วจำลองการทำงานด้วย Model sim

- จากตารางที่ 1 เป็นตารางเทียบรหัส 2\*421 เป็น 8421 จงออกแบบวงจรเปลี่ยนรหัส (Code converter Logic Circuits) จากรหัส 2\*421 เป็น 8421

ตารางที่ 1 ตารางการทำงานตามตาราง

รหัส 2*421				รหัส 8421			
A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	1
0	1	0	0	0	1	0	0
1	0	1	1	0	1	0	1
1	1	0	0	0	1	1	0
1	1	0	1	0	1	1	1
1	1	1	0	1	0	0	0
1	1	1	1	1	0	0	1

- จากตารางเทียบรหัส 2\*421 เป็น 8421 จงออกแบบวงจรเปลี่ยนรหัส (Code converter Logic Circuits) จากรหัส 8421 เป็น 2\*421
- จากบล็อกไดอะแกรมของวงจร ALU ในรูปที่ 1 กำหนดให้ การทำงานเป็นไปตามตารางที่ 1 กำหนดให้ A B และ Y มีขนาด 8 บิต



รูปที่ 1