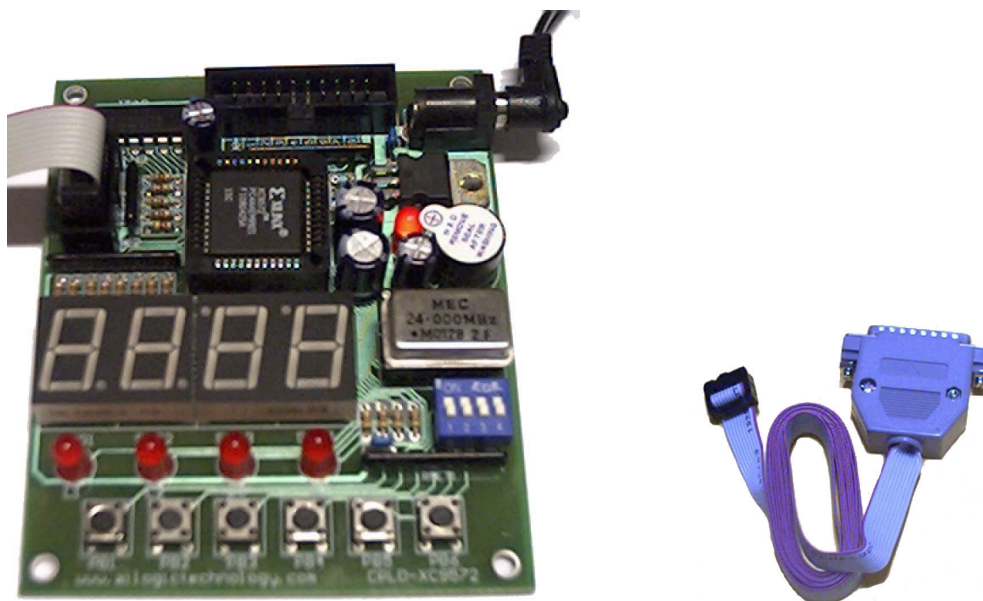


CPLD Explorer XC9572 Board Manual



คำนำ

บอร์ดทดลองเอนกประสงค์รุ่น **CPLD Explorer XC9572** ใช้ชิพ CPLD ของ Xilinx เบอร์ XC9572 เพื่อให้ผู้ทดลองได้เรียนรู้การออกแบบวงจรรวมดิจิทัลตั้งแต่ขั้นพื้นฐานจนถึงการโปรแกรมวงจรลงชิพ CPLD ได้ด้วยตัวเอง บอร์ดทดลองนี้ยังสามารถใช้เป็นเครื่องโปรแกรมชิพ CPLD และใช้เป็นลอจิกเทรนเนอร์ขนาดเล็กได้อีกด้วย

CPLD (Complex Programmable Logic Device) หรือ FPGA (Field Programmable Gate Arrays) ในแง่ของผู้ใช้งานทั่วๆ ไปก็คือไอซีหรือชิพเอนกประสงค์ที่สามารถโปรแกรมให้เป็นวงจรดิจิทัลอะไรก็ได้โดยวิธีการโปรแกรมแบบง่ายๆ และสามารถแก้ไขวงจรได้อย่างสะดวกด้วยการโปรแกรมซ้ำ ชิพ CPLD จะเหมาะกับการออกแบบวงจรดิจิทัลขนาดเล็กถึงขนาดกลางเพราะมีความจุจริงไม่มากนัก วงจรที่โปรแกรมไว้ใน CPLD จะคงอยู่แม้ไม่มีไฟเลี้ยง ส่วน FPGA จะเหมาะสำหรับการออกแบบวงจรขนาดกลางจนถึงวงจรขนาดใหญ่หลายๆ เช่น ไมโครโพรเซสเซอร์ อุปกรณ์ทางการแพทย์ หรืออุปกรณ์เครือข่าย เป็นต้น แต่วงจรที่โปรแกรมไว้ใน FPGA จะสูญหายหากมีการตัดไฟเลี้ยงออก จึงจำเป็นต้องมีไอซีสำหรับเก็บข้อมูลวงจร เช่น Serial PROM เพื่อทำการโปรแกรม FPGA โดยอัตโนมัติทุกครั้งที่เริ่มต้นเปิดเครื่อง ดังนั้นวงจรดิจิทัลในอดีตที่เคยออกแบบด้วยไอซี TTL หลายๆ ตัวมาต่อกันอาจโปรแกรมวงจรรวมไว้ใน CPLD เพียงตัวเดียวได้ในขณะที่วงจรดิจิทัลที่เทียบเคียงกับการใช้ไอซี TTL หลายสิบตัวจนไปหลายพันตัวอาจสร้างได้โดยโปรแกรมวงจรรวมไว้ใน FPGA เพียงตัวเดียวได้และวงจรที่ได้ทำงานได้เร็วกว่าเดิมนับสิบๆ เท่า ทำให้สามารถผลิตอุปกรณ์ที่มีประสิทธิภาพสูงที่มีขนาดเล็กและต้นทุนต่ำได้ แม้ว่า CPLD และ FPGA จะมีโครงสร้างภายในที่แตกต่างกัน แต่สำหรับผู้ใช้งานทั่วๆ ไปนั้นกระบวนการในการออกแบบและพัฒนาวงจรดิจิทัลในขั้นตอนต่างๆ นั้นแทบจะไม่มี ความแตกต่างกันเลย ดังนั้นคนที่เคยออกแบบวงจรดิจิทัลด้วย CPLD ได้ก็สามารถออกแบบวงจรโดยใช้ FPGA ได้เช่นกัน เพียงแต่ในกรณีของ FPGA จะมีความหลากหลายและซับซ้อนกว่าบ้าง

คุณสมบัติทั่วไป

CPLD เบอร์ XC9572 (1,600 เกต) แบบ PLCC 44 ขา Speed Grade -15

เซเวนเซกเมนต์ จำนวน 4 หลัก

LED แสดงผล จำนวน 4 ดวง

ฮูด (Buzzer) จำนวน 1 ตัว

DIP Switch 4 บิต (ใช้ร่วมกับ Push Botton Switch)

Push Botton Switch 6 ตัว

พอร์ต 10 บิต คือ I/O0 – I/O9

Onbord Oscillator 1 Mhz

หลักการทํางานของบอร์ดเอกประสงค์

ทางด้านเอาต์พุตบอร์ดทดลองนี้มี LED จำนวน 4 ตัว คือ LED1 - LED4 โดยต่อขาคาโอด (Cathode) ลงกราวด์ และต่อขาแอนโอดเข้ากับขาอินพุตเอาต์พุต (I/O) ของ CPLD โดยมีตัวต้านทาน R1 – R4 ต่ออนุกรมอยู่เพื่อจำกัดกระแส ดังนั้นถ้า CPLD ส่งลอจิก “1” มาที่ขาใดจะทำให้ LED ดวงนั้นสว่าง

ตัวแสดงผลเซเวนเซกเมนต์ (7-Segment) จำนวน 4 ตัว คือ SEG1 – SEG4 โดยใช้เทคนิคการสแกนในการแสดงตัวเลขบนตัวแสดงผลทั้ง 4 ตัวพร้อมๆ กันเพื่อประหยัดสายสัญญาณ โดยมีหลักการคือ ทำการส่งตัวเลขไปที่หลักแรกแล้วทำการเลือกให้หลักแรกแสดงผล แล้วเปลี่ยนเป็นส่งตัวเลขของหลักที่สองแล้วเปลี่ยนไปเลือกหลักที่สองให้แสดงผล จากนั้นก็วนไปจนครบทั้ง 4 หลักแล้ววนกลับมาหลักแรกใหม่อยู่เรื่อย จะทำให้ผู้ชมมองเห็นตัวเลขติดพร้อมกัน แต่มีข้อว่าแม้ว่าการสับเปลี่ยนหลักในการแสดงผลต้องทำให้เร็วกว่าที่ตาคนเราจะมองเห็น ซึ่งโดยทั่วไปตาคนเราจะมองเห็นได้ทีละประมาณ 25 – 30 ครั้งต่อวินาที ดังนั้นอย่างน้อยเราควรต้องสแกนโดยใช้ความเร็วไม่น้อยกว่า 120 ครั้งต่อวินาที (30 ครั้ง X 4 หลัก = 120 ครั้งต่อวินาที) จึงจะมองไม่เกิดการกระพริบ ตัวแสดงผลเซเวนเซกเมนต์ที่ใช้เป็นแบบแคโอดร่วม (Common Cathode) ดังนั้นหากจะให้เซกเมนต์ใดของตัวแสดงผลติดต้องให้เป็นลอจิก “1” โดยมีตัวต้านทาน R8 – R15 ต่ออนุกรมอยู่เพื่อจำกัดกระแส ดังนั้นหากต้องการความสว่างมากขึ้นให้ลดค่าตัวต้านทานนี้ลง ส่วนถ้าต้องการให้หลักใดติดก็ต้องให้ขาคอมมอนของหลักนั้นเป็นลอจิก “0” อีกประการหนึ่งตัวแสดงผลเซเวนเซกเมนต์ตัวที่ 3 และ 4 หรือสองตัวสุดท้ายทางขวามือถูกออกแบบมาให้มีการกลับตัวแสดงผลโดยการหมุน 180 องศา เพื่อให้จุดของตัวที่ 3 และ 4 ขึ้นไปอยู่ด้านบนเพื่อประโยชน์ในการแสดงเครื่องหมาย “:” (Colon) ในการทำนาฬิกา หรือการแสดงเป็นองศาในงานที่เกี่ยวข้อง อุณหภูมิ แต่การแสดงผลตัวเลขต่างๆ ยังคงใช้สายสัญญาณเดียวกับสองตัวแรก

ฮูด (Buzzer) จำนวน 1 ตัว ที่ต่อขาข้างหนึ่งลงกราวด์และต่อขาอีกข้างซึ่งเป็นขั้วบวกกับขาอินพุตเอาต์พุต (I/O) ของ CPLD ดังนั้นถ้า CPLD ส่งลอจิก “1” มาจะทำให้ฮูดดัง หากจะให้ฮูดดับก็ส่งเป็นลอจิก “0” โดยไม่จำเป็นต้องส่งเป็นสัญญาณพัลส์

พอร์ตต่อสายสัญญาณไปยังภายนอกอีก 10 เส้น คือ I/O0 – I/O9 โดยต่ออยู่ที่คอนเนคเตอร์ K1 เพื่อเชื่อมต่อสัญญาณไปยังอุปกรณ์ภายนอกหรือรับสัญญาณจากเซนเซอร์ต่างๆ และทุกๆ ขาจะมีตัวต้านทานแบบเพ็ค RNET2 และ RNET3 ต่อพูลอัพอยู่ (Pulled up) เพื่อให้เหมาะสมกับการต่อกับอินพุตจากภายนอกเช่น สวิตช์ต่างๆ หรือรับสัญญาณจากหน้าคอนแทกของรีเลย์ ทำให้ถ้าไม่มีกรกดสวิตช์หรือหน้าคอนแทกเปิด (Open) จะได้ลอจิก “1” การต่อสายสัญญาณ I/O ถ้าต้องการใช้ทำงานที่ความถี่สูงๆ ได้ถึง 50 Mhz โดยใช้สายแพร์ (Flat Cable) ขนาด 20 เส้นที่ความยาวสัญญาณไม่ควรยาวเกิน 10 – 15 เซนติเมตร (เมื่อโปรแกรม CPLD ใช้ I/O เป็นแบบ Slow Slew Rate เพื่อลดสัญญาณรบกวนข้ามช่อง และลดการสะท้อนของสัญญาณในสายแพร์) โดยที่สายกราวด์ทุกเส้นจะต้องต่อลงกราวด์ทั้งสองด้านและควรออกแบบ PCB เป็นแบบมีกราวด์เพลนทางด้านอินพุตบอร์ดทดลองนี้มีสวิตช์กดติดป้อนดับ (Push botton Switch) อยู่ 6 ตัวคือ PB1 – PB6 ต่ออยู่กับ

ขาของ CPLD โดยปกติหากไม่มีการกดจะมีลอจิก “1” และหากกดปุ่มจะทำให้ได้ลอจิก “0” เนื่องจากมีตัวต้านทาน RNET1 ต่อพูลอัพอยู่ อีกทั้งบนบอร์ดยังมีดิพสวิทช์ (Dip Switch) อีก 4 ตัว โดยปกติหากเลื่อนสวิทช์ลงไปที่ OFF จะทำให้ได้ลอจิก “1” และหากเลื่อนสวิทช์ขึ้นไป ON จะทำให้ได้ลอจิก “0” เพียงแต่ว่าสวิทช์ PB3 – PB6 จะใช้สายสัญญาณร่วมกับดิพสวิทช์ ตัวที่ 1 – 4 ตามลำดับ ดังนั้นหากทำการกดสวิทช์ PB3 ค้างไว้ จะเหมือนกับการเลื่อนดิพสวิทช์ 1 ขึ้นไปที่ ON บอร์ดทดลองนี้ ยังมีชอกเก็ตสำหรับติดตั้งออสซิลเลเตอร์ (Oscillator socket) ให้อีก 1 ตัว โดยสามารถใช้กับออสซิลเลเตอร์ได้ตั้งแต่ความถี่ 1 Mhz ถึง 50 MHz ได้ง่ายๆ โดยการถอดเปลี่ยนออสซิลเลเตอร์เท่านั้นเอง

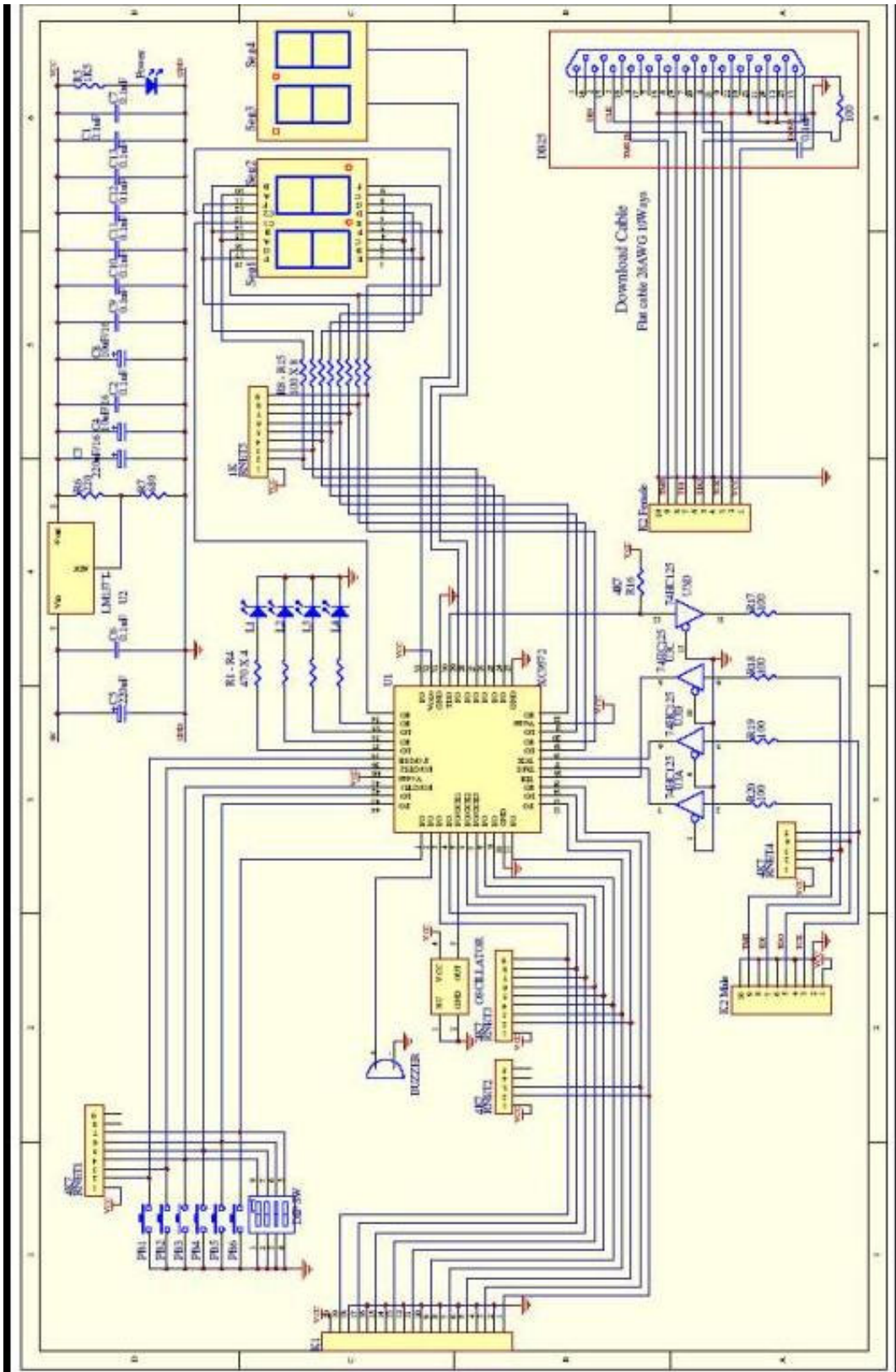
บอร์ดทดลองนี้ใช้ไฟเลี้ยง 9VDC โดยต่ออะแดปเตอร์ที่มีสายด้านในเป็นไฟบวกและด้านนอกเป็นกราวด์เพื่อลดระดับแรงดันให้คงที่ที่ 5V โดยใช้ไอซีเรกูเลเตอร์เบอร์ LM317T มีตัวต้านทาน R6 และ R7 เป็นตัวกำหนดแรงดันที่เอาต์พุตและหากมีไฟเลี้ยงเข้าบอร์ดจะทำให้ LED Power บนบอร์ดสว่างด้วย สำหรับตัวเก็บประจุต่างๆ ที่ติดตั้งอยู่บนบอร์ดมีไว้เพื่อรักษา ระดับแรงดันไฟเลี้ยงให้คงที่ที่ 5V โดยไม่มีการกระเพื่อมและช่วยกำจัดสัญญาณรบกวนบนบอร์ดอีกด้วย

JTAG คอนเนคเตอร์ ใช้สำหรับต่อสายคาวาน์โฮลด์ (JTAG Cable) เข้ากับพอร์ตขนาน (Printer Port) ของคอมพิวเตอร์ เพื่อโปรแกรมข้อมูลวงจร (Configuration data) ลง CPLD โดยขาสัญญาณของ JTAG ทุกเส้นจะต่อผ่านไอซี TTL ที่เป็น บัฟเฟอร์เบอร์ 74HC125 เพื่อป้องกันสัญญาณรบกวนในสาย JTAG โดยมีตัวต้านทาน R16 และ RNET4 ต่อพูลอัพ ส่วน R17 – R20 ต่อไว้เพื่อลดสัญญาณสะท้อน สาย JTAG จะใช้สายริบบอน (สายแฟร์) สีเทาขนาด 10 เส้นยาว 1.5 เมตร วงจรที่สมบูรณ์ ของบอร์ดเอนกประสงค์รุ่น CPLD Explorer XC9572 แสดงดังรูปที่ 1 รายละเอียด PCB ดังรูปที่ 2 ถึง 5

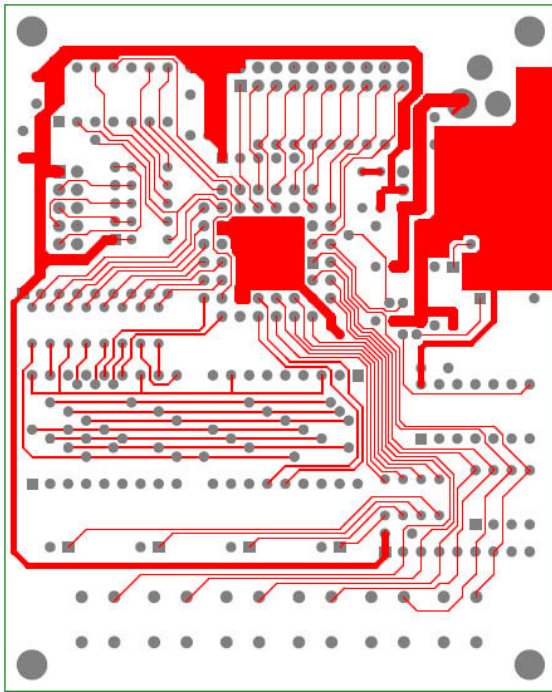
การโปรแกรมบอร์ดทดลอง เมื่อเราทำการออกแบบวงจรเรียบร้อยแล้วจึงโปรแกรมวงจรดิจิทัลต่างๆลงบอร์ดทดลอง โดยทำการต่อสาย JTAG และต่อสายไฟเลี้ยง 9VDC โดยการต่ออะแดปเตอร์ที่มีสายด้านในเป็นไฟบวกและด้านนอกเป็นกราวด์ เข้าบอร์ด แล้วจะเห็นแอลอีดี Power สว่างหลังจากนั้นจึงทำการคาวาน์โฮลด์วงจรที่ต้องการลงสู่ซีพ CPLD ในขั้นตอนก่อนการโปรแกรมวงจรลงซีพจะต้องมีการกำหนดขาเป็นตามตารางที่ 1

การใช้บอร์ดทดลองเป็นเครื่องโปรแกรมซีพ CPLD

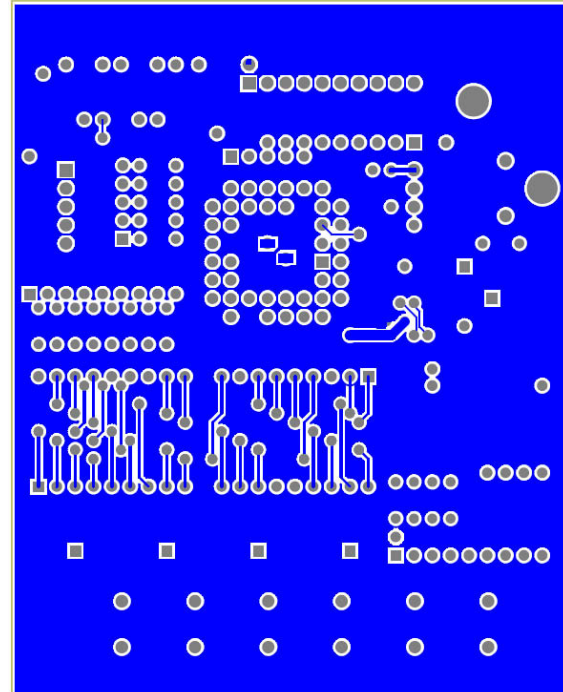
การใช้บอร์ดทดลองเป็นเครื่องโปรแกรมซีพ CPLD จะใช้ได้กับเบอร์ XC9536 และ XC9572 ที่มีขาแบบ PLCC 44 ขาซึ่งใช้ไฟเลี้ยง 5 โวลต์ ก่อนทำการโปรแกรมให้ถอดออสซิลเลเตอร์ออกจากชอกเก็ตก่อน จากนั้นเอาซีพที่ต้องการโปรแกรมใส่เข้าไปในชอกเก็ตแบบ PLCC 44 ขา เมื่อโปรแกรมเรียบร้อยแล้วก็ให้เอาซีพออก ซึ่งซีพ CPLD ที่โปรแกรมแล้วสามารถนำไปใช้งานได้ทันที และเมื่อติดตั้งอยู่ในชอกเก็ตแบบ PLCC 44 ขา ก็สามารถใช้งานแทนบอร์ดพัฒนา (Developed Board) ได้เป็นอย่างดีแต่ทำงานที่ความเร็วสูงกว่า



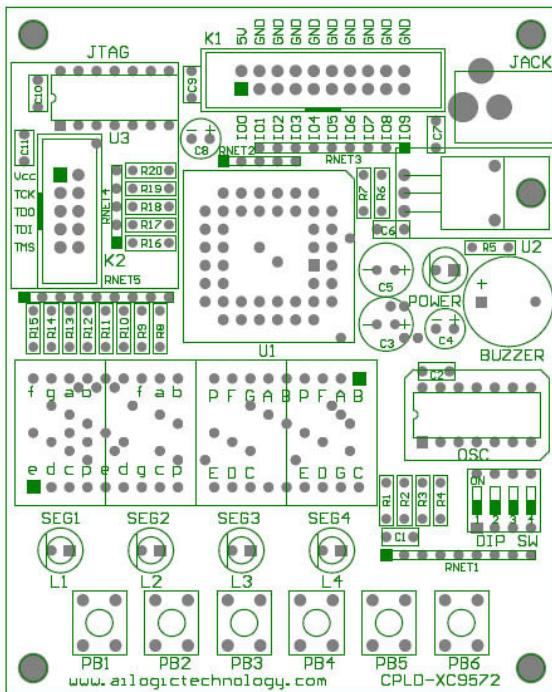
รูปที่ 1 วงจรที่ออกแบบสมรภูมิจากบอร์ดทดลอง



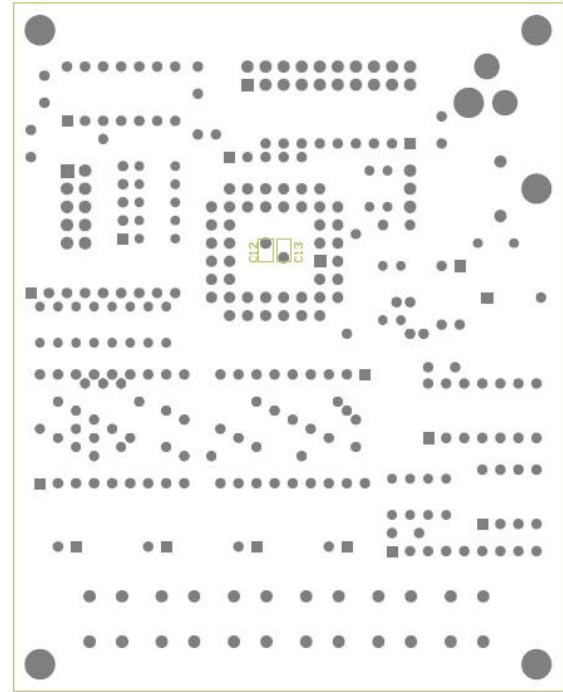
รูปที่ 2 ลายวงจรด้านบนขนาดเท่าแบบ



รูปที่ 3 ลายวงจรด้านล่างขนาดเท่าแบบ



รูปที่ 4 การวางอุปกรณ์ด้านบนขนาด



รูปที่ 5 การวางอุปกรณ์ด้านล่างขนาด

LED	
I/O Name	Pin No.
LED1	p38
LED2	p37
LED3	p36
LED4	p35

Push button switch	
I/O Name	Pin No.
PB1	p39
PB2	p40
PB3	p42
PB4	p43
PB5	p44
PB6	p1

DIP switch	
I/O Name	Pin No.
DIP1	p42
DIP2	p43
DIP3	p44
DIP4	p1

LED 7SEGMENT			
I/O Name	Pin No.	I/O Name	Pin No.
a	p27	SEG1	p28
b	p26	SEG2	p29
c	p25	SEG3	p33
d	p24	SEG4	p34
e	p22		
f	p20		
g	p18		
dp	p19		

Misc	
I/O Name	Pin No.
Buzzer	p2
OSC	p5

ตารางที่ 1 แสดงตำแหน่งขาของชิพที่ต่ออยู่กับฮาร์ดแวร์ภายนอกที่อยู่บนบอร์ด