

LOGO

การแปลงสัญญาณแอนาลอกเป็น สัญญาณดิจิทัล

รศ.ณรงค์ บวบทอง
ภาควิชาวิศวกรรมไฟฟ้าและ
คอมพิวเตอร์
คณะวิศวกรรมศาสตร์
มหาวิทยาลัยธรรมศาสตร์

PowerPoint Templates by www.designfreebies.org

หัวข้อ

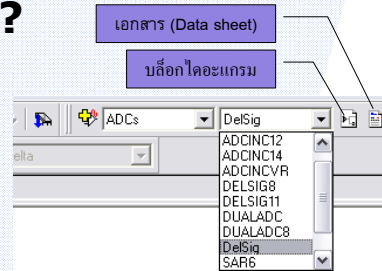
- 1 วัตถุประสงค์
- 2 บทนำ
- 3 Success Approximation Register
- 4 Incremental
- 5 Delta Sigma

LOGO

บทนำ

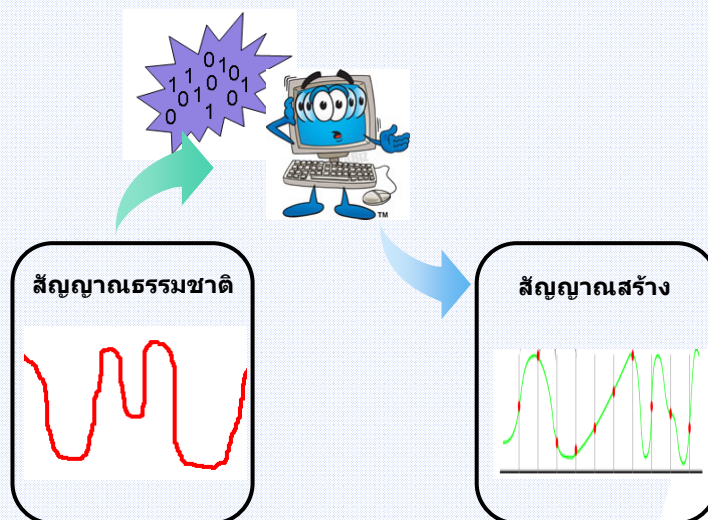
- ❖ ทำไมต้องแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล?
- ❖ วิธีการแปลงเบื้องต้น
- ❖ ใน PSoC มีวิธีใดบ้าง ?

- ADCINC
- SAR
- DELSIG



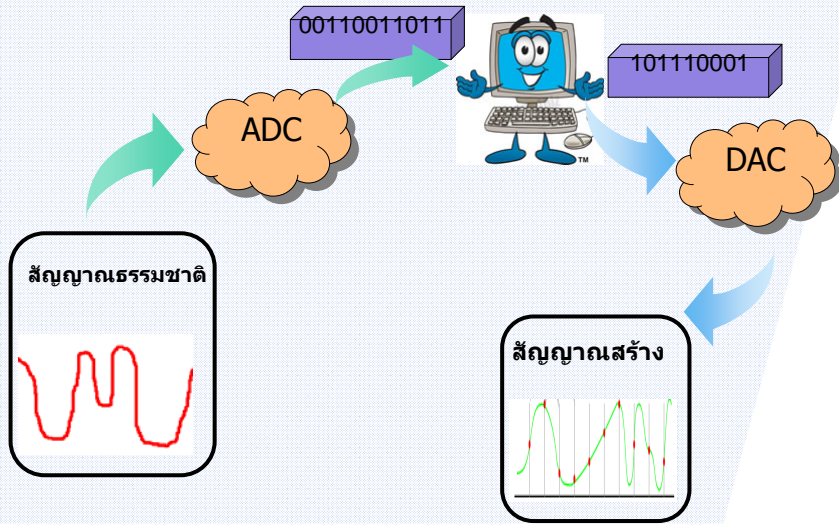
LOGO

ทำไมต้องแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล?



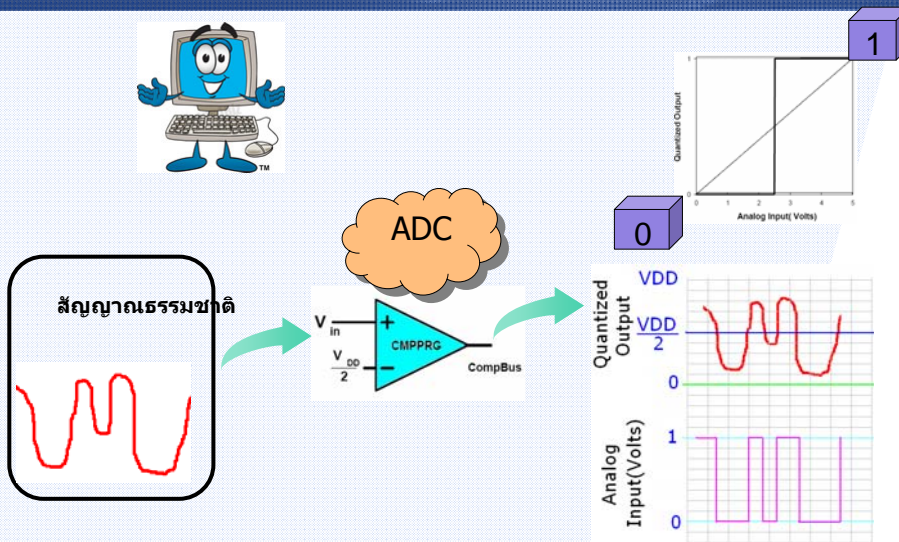
LOGO

ทำไมต้องแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล?



LOGO

ตัวแปลงสัญญาณอนาลอกขนาด 1 บิต

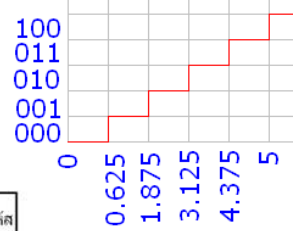
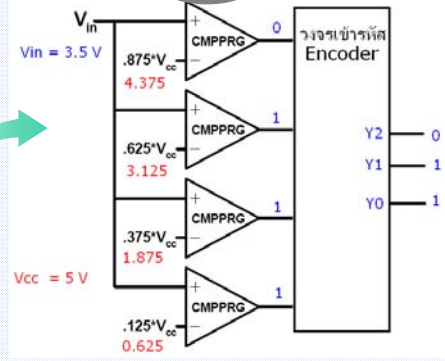


LOGO

ตัวแปลงสัญญาณแอนาล็อกแบบ Flash



Flash ADC



LOGO

ความละเอียด (Resolution)

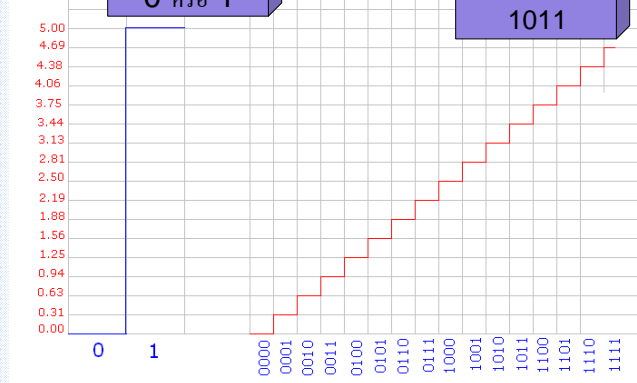


ADC 1 บิต

0 หรือ 1

ADC 4 บิต

1011

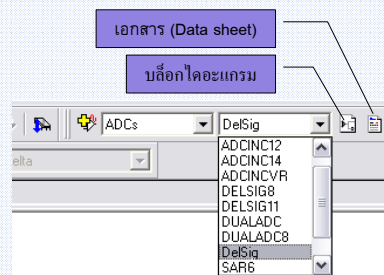


LOGO

ใน PSoC มีวิธีใดบ้าง ?

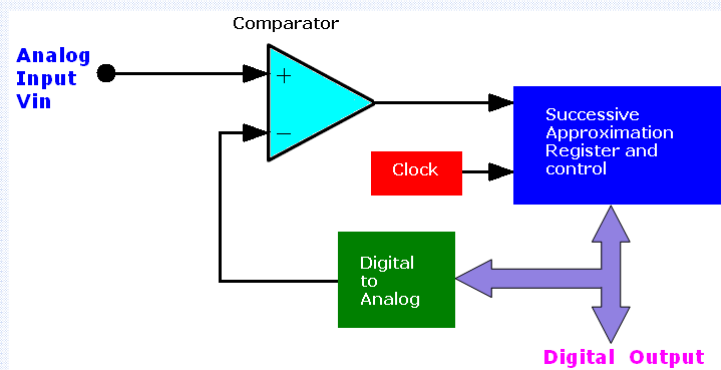
❖ ใน PSoC มี ADC 3 แบบ

- Success Approximation Register (SAR)
- Incremental (ADCINC)
- Delta Sigma (DELSIG)



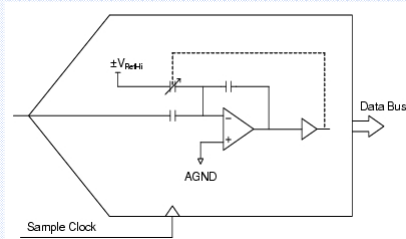
LOGO

Success Approximation Register ADC

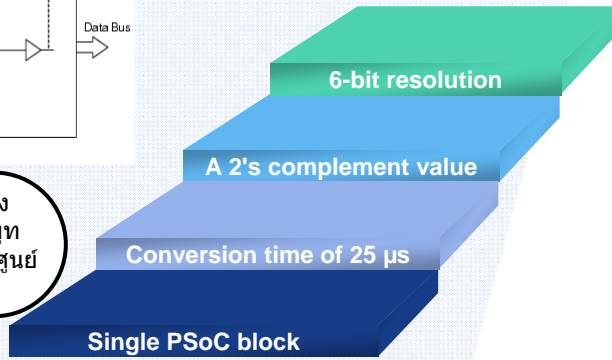


LOGO

ADC แบบ SAR ใน PSoC



ใช้การปรับค่าแรงดันอ้างอิง
ให้มาหักล้างกับแรงดันอินพุท
เมื่อเท่ากันจะได้ผลลัพธ์เป็นศูนย์
หรือเท่ากับ AGND



LOGO

6 bits 2's complement value

AGND reference 2.5V

ถ้า $V_{in} = 5\text{ V}$ ($5 > \text{AGND}$)
Output = 1FH = 0001 1111B

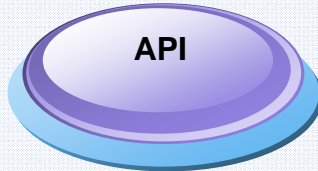
ถ้า $V_{in} = 2.5\text{ V}$ ($V_{in} = \text{AGND}$)
Output = 00H = 0000 0000B

ถ้า $V_{in} = 0\text{ V}$ ($0 < \text{AGND}$)
Output = E1H = 1110 0001B

LOGO

Application Programming Interface ของ SAR6

Symbolic Name	Value
SAR6_OFF	0
SAR6_LOWPPOWER	1
SAR6_MEDPOWER	2
SAR6_HIGHPPOWER	3



SAR6_Start

C Prototype:
`void SAR6_Start(BYTE bPowerSetting)`

ตัวอย่าง
`SAR6_1_Start(SAR6_1_HIGHPPOWER);`

SAR6_cGetSample

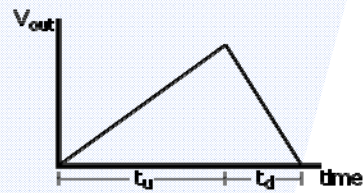
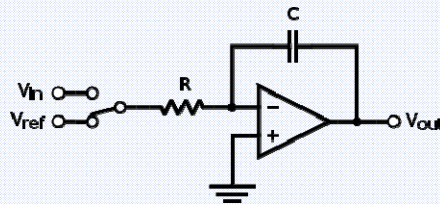
C Prototypes:
`CHAR SAR6_cGetSample(void)`

ตัวอย่าง
`iData = SAR6_1_cGetSample();`

LOGO

Incremental ADC

❖ Incremental ADC หรือ integrating ADC



$$V_{out} = -\frac{V_{in}}{RC}t_{int} + V_{initial}$$

$$V_{out-up} = -\frac{V_{in}}{RC}t_u$$

$$V_{out-down} = -\frac{V_{ref}}{RC}t_d + V_{out-up} = 0$$

$$V_{in} = -V_{ref} \frac{t_d}{t_u}$$

LOGO

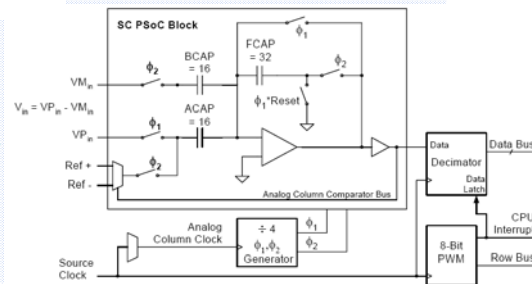
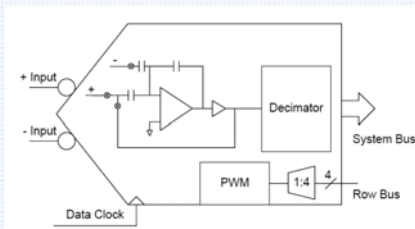
ADC แบบ Incremental ใน PSoC

คุณลักษณะสำคัญ

- 1 7- to 13-bit resolution, 2's complement
- 2 Sample rate from 4 to 10,000 sps
- 3 Input range V_{ss} to V_{dd}

LOGO

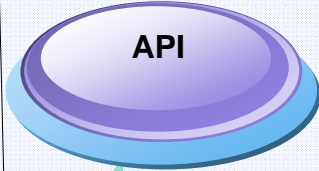
ADCINCVR ใน PSoC



LOGO

Application Programming Interface ของ ADCINCVR

Symbolic Name	Value
ADCINCVR_OFF	0
ADCINCVR_LOWPPOWER	1
ADCINCVR_MEDPOWER	2
ADCINCVR_HIGHPOWER	3



ทำงานต่อเนื่อง

ADCINCVR_Start

C Prototype:
`void ADCINCVR_Start(BYTE bPower)`

ตัวอย่าง
`ADCINCVR_1_Start(ADCINCVR_1_HIGHPOWER);`

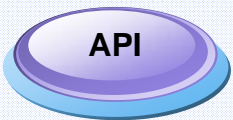
ADCINCVR_GetSamples

C Prototypes:
`void ADCINCVR_GetSamples(BYTE bNumSamples)`

ตัวอย่าง
`ADCINCVR_1_GetSamples(0);`

LOGO

Application Programming Interface ของ ADCINCVR



ADCINCVR_fIsData, ADCINCVR_fIsDataAvailable

C Prototype:
`CHAR ADCINCVR_fIsDataAvailable(void)`
`CHAR ADCINCVR_fIsData(void)`

ตัวอย่าง
`while(ADCINCVR_1_fIsDataAvailable() == 0);`

ADCINCVR_iGetData

C Prototypes:
`INT ADCINCVR_iGetData(void)`

ตัวอย่าง
`iData=ADCINCVR_1_iGetData();`

ADCINCVR_ClearFlag

C Prototypes:
`void ADCINCVR_ClearFlag(void)`

ตัวอย่าง
`ADCINCVR_1_ClearFlag();`

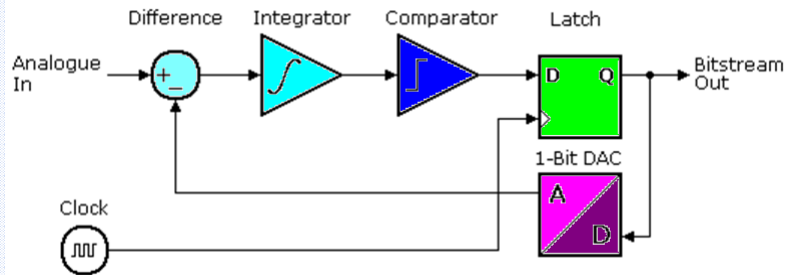
LOGO

Delta Sigma ADC

Block Diagram of a Delta Sigma Converter



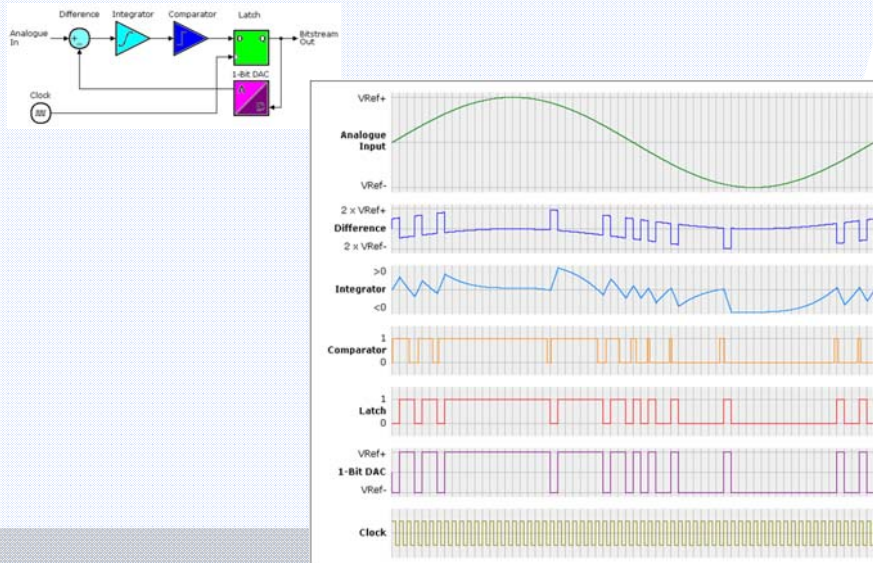
Block Diagram of a First Order Analogue Delta Sigma Modulator



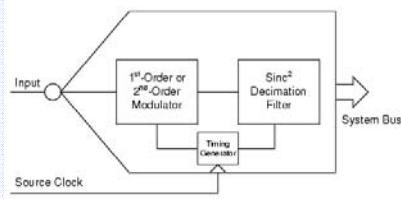
LOGO

Delta Sigma ADC

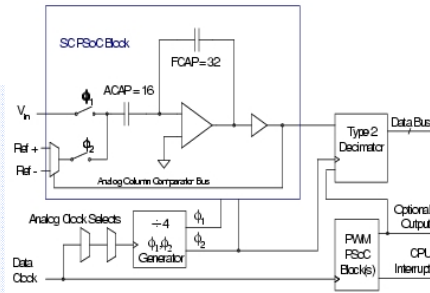
Signals within a First Order Analogue Modulator



ADC แบบ Delta Sigma ใน PSoC



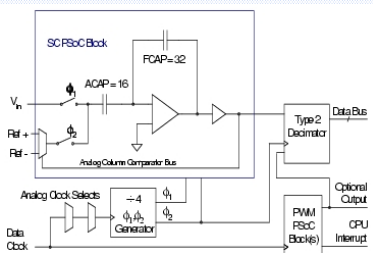
DelSig Block Diagram



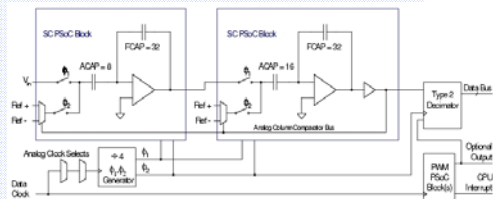
Schematic of the DelSig First-Order Modulator

LOGO

ADC แบบ Delta Sigma ใน PSoC



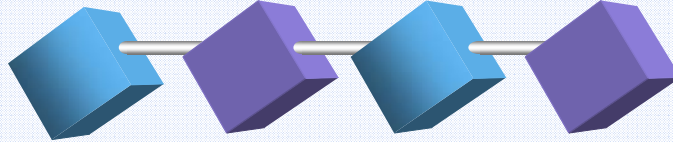
Schematic of the DelSig First-Order Modulator



Schematic of the DelSig Second-Order Modulator

LOGO

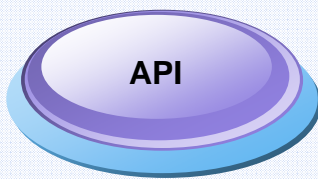
คุณลักษณะสำคัญ ของ DelSig



- 6-bit resolution with 32X oversampling to 14-bit resolution with 256X oversampling
- Data in unsigned or signed 2's complement formats
- Maximum sample rates of 65,500 sps at 6 bit resolution, 7812 sps at 14-bit resolution
- 1st-Order or 2nd-Order modulator, user selectable

LOGO

Application Programming Interface ของ DelSig



DelSig_Start

C Prototype:
`void DelSig_Start (BYTE bPowerSetting)`

ตัวอย่าง
`DelSig_1_Start(DelSig_1_HIGHPOWER);`

DelSig_StartAD

Description:
`Enables the timer and the integrator.`

C Prototypes:
`void DelSig_StartAD (void)`

ตัวอย่าง
`DelSig_1_StartAD();`

LOGO

Application Programming Interface ของ ADCINCVR

API

DelSig_fIsDataAvailable

C Prototype:
`BYTE DelSig_fIsDataAvailable(void)`

ตัวอย่าง
`while(DelSig_1_fIsDataAvailable() == 0);`

DelSig_bGetData

C Prototypes:
`BYTE DelSig_bGetData(void)`

ตัวอย่าง
`iData=DelSig_1_bGetData();`

DelSig_ClearFlag

C Prototypes:
`void DelSig_ClearFlag(void)`

ตัวอย่าง
`DelSig_1_ClearFlag();`

LOGO

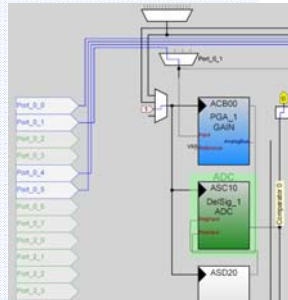
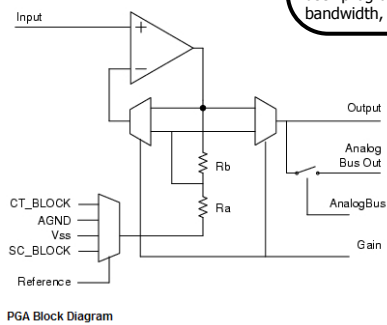
Programmable Gain Amplifie

PGA

Features and Overview

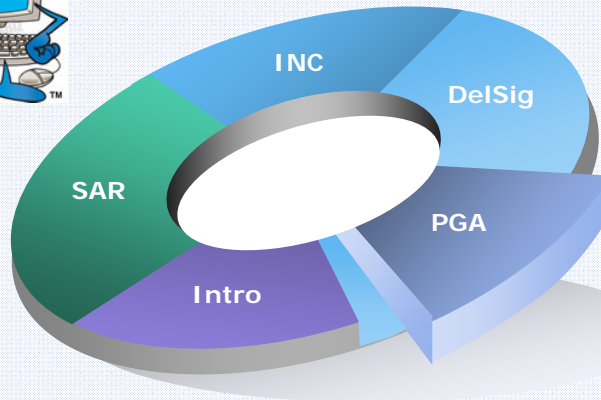
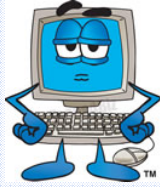
- CY8C26/25xxx: thirty-one user-programmable gain settings with a maximum gain of 16.0.
- CY8C29/27/24/22xxx: thirty-three user-programmable gain settings with a maximum gain of 48.0.
- High impedance input
- Single-ended output with selectable reference

The PGA User Module implements an opamp based non-inverting amplifier with user-programmable gain. This amplifier has high input impedance, wide bandwidth, and selectable reference.



LOGO

สรุป



LOGO

LOGO

Thank You !

1. PowerPoint Templates by www.designfreebies.org
2. Computer Cartoons from <http://www.toons4biz.com/>
3. Analog – ADC Selection – AN2239 , www.cypress.com/?docID=17396
4. Integrated ADC – Wikipedia, http://en.wikipedia.org/wiki/Integrating_ADC
5. Uwe Beis, "An Introduction to Delta Sigma Converters," <http://www.beis.de/Elektronik/DeltaSigma/DeltaSigma.html>
6. PSoC Designer 4.4, "Cypress Semiconductor Corporation"