

การออกแบบวงจรเกี่ยวกับคณิตศาสตร์

การบวกเลขที่ไม่ใช่ฐานสิบ

การบวกเลขฐานสอง คิดเหมือนฐานสิบแต่ใช้หลักการดังนี้

การบวก

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 0 \text{ ตัวทดเท่ากับ } 1$$

การลบ

$$0 - 0 = 0$$

$$0 - 1 = 1 \text{ ตัวยืมเท่ากับ } 1$$

$$1 - 0 = 1$$

$$1 - 1 = 0$$

ตัวอย่างที่ 1.5 จงบวกเลขฐานสองต่อไปนี้

ก) $10111110 + 10001101$

ข) $101101 + 00101100$

ตัวอย่างที่ 1.6 จงลบเลขฐานสองต่อไปนี้

ก) $11100101 - 00101110$

ข) $11010010 - 01101101$

ตัวอย่างที่ 1.7 จงหาผลบวกของเลขฐานสิบหก $19B9_{16} + C7E6_{16}$

3

การแทนจำนวนลบด้วยตัวเลขฐานสอง

การแทนจำนวนลบด้วยเลขฐานสองสามารถทำได้ 3 วิธี คือ

- วิธีที่ 1 Signed-Magnitude
- วิธีที่ 2 One's Complement
- วิธีที่ 3 Two's Complement

4

วิธีที่ 1 SIGNED - MAGNITUDE

วิธีนี้เป็นวิธีที่ง่ายเพียงเติมบิตเครื่องหมายไว้ทางซ้ายของจำนวนโดยให้บิตเครื่องหมายเป็น '0' ถ้าเป็นจำนวนบวก และบิตเครื่องหมายเป็น '1' ถ้าเป็นจำนวนลบ

เช่น $+85_{10} = 0\ 1010101_2$
 $-85_{10} = 1\ 1010101_2$
 $+127_{10} = 0\ 1111111_2$
 $-127_{10} = 1\ 1111111_2$
 $+0_{10} = 0\ 0000000_2$
 $-0_{10} = 1\ 0000000_2$

เครื่องหมาย บวก

1 0 1 0 1 0 1
↓ ↓ ↓ ↓ ↓
 $1 \times 2^0 = 1$
 $1 \times 2^2 = 4$
 $1 \times 2^4 = 16$
 $1 \times 2^6 = 64$

 85

5

จำนวนคอมพลิเมนต์ (COMPLEMENT NUMBER)

57 -
23 → 57 +
--- 77
34 ~~34~~

ดังนั้นสามารถกล่าวได้ว่า
77 เป็นค่า Complement ของ 23
หรือ ในทางตรงกันข้าม 23
เป็นค่า Complement ของ 77

จำนวนคอมพลิเมนต์ของเลขใดๆมี 2 แบบคือ

1. คอมพลิเมนต์ฐาน (Radix – Complement)
2. คอมพลิเมนต์ฐานลบหนึ่ง (Diminished Radix – Complement)

6

คอมพลิเมนต์ฐาน (RADIX – COMPLEMENT)

ถ้ากำหนดให้ D เป็นจำนวนเลขฐานใดๆ ที่มีขนาด n หลัก

ค่า Radix - Complement ของ D หาได้จาก

$$\text{Radix - Complement ของ } D = r^n - D \quad (1.1)$$

$$= (r^n - 1) - D + 1 \quad (1.2)$$

โดย

r คือ ฐานของเลขจำนวน D เช่นถ้าเป็นฐานสิบ $r = 10$ และจะเรียกว่า

10's Complement ถ้าเป็นฐานสอง $r = 2$ และจะเรียกว่า 2's Complement

n คือ จำนวนหลักของ D

7

ตัวอย่างที่ 1.8 จงหาค่า Radix - Complement ของ 1879_{10}

ในที่นี้ $D = 1879$ $r = 10$ และ $n = 4$

ดังนั้น 10's Complement ของ 1879 จะหาได้จาก

$$\text{10's Complement ของ } 1879 = (10^4 - 1) - 1879_{10} + 1$$

$$= (10000 - 1) - 1879 + 1$$

$$= (9999_{10} - 1849_{10}) + 1$$

$$= 8151_{10}$$

สรุป วิธีหา Radix - Complement ของเลขฐานสิบ ให้ใช้แต่ละหลักไปลบ 9 ได้เท่าไรแล้วบวก 1

8

ตัวอย่างที่ 1.9 จงหา 2's Complement ของ 1010_2

$$\begin{aligned} \text{2's complement ของ } 1010 &= (2^4 - 1) - 1010_2 + 1 \\ &= (10000_2 - 1) - 1010_2 + 1 \\ &= 1111_2 - 1010_2 + 1 \\ &= 0101_2 + 1 \\ &= 0110_2 \end{aligned}$$

สรุป วิธีหา Radix - Complement ของเลขฐานสอง ให้กลับบิตแต่ละหลักเป็นตรงกันข้าม ได้เท่าไรแล้วบวก 1

คอมพลิเมนต์ฐานลดหนึ่ง (DIMINISHED RADIX – COMPLEMENT)

$$\text{Radix - Complement ของ } D = r^n - D \quad (1.1)$$

$$= (r^n - 1) - D + 1 \quad (1.2)$$

จากสมการ Radix - Complement ที่ (1.2) ถ้าตัด +1 ด้านขวาออกจะได้เป็น

$$\text{Diminished Radix - Complement} = (r^n - 1) - D \quad (1.3)$$

Diminished Radix - Complement นี้ถ้าใช้กับเลขฐานสิบจะเรียกว่า "9's Complement"

และถ้าใช้กับเลขฐานสองจะเรียกว่า "1's Complement" ซึ่งมีวิธีง่าย ๆ คือ

ถ้าเป็นฐานสิบ เอาแต่ละหลักไปลบออกจาก 9

ถ้าเป็นฐานสอง กลับบิตทุกบิตเป็นตรงกันข้าม (จาก 1 เป็น 0 และจาก 0 เป็น 1)

การเขียนจำนวนเลขฐานสิบลบด้วยวิธี 9's COMPLEMENT และ 10's -
COMPLEMENT ขนาด 4 หลัก

D	9's COMPLEMENT	10's COMPLEMENT
2067	7932	7933
100	9899	9900
7	9992	9993
0	9999	10000 (= 0000 = 0)

11

การเขียนจำนวนลบด้วยวิธี Two's - COMPLEMENT ขนาด 8 บิต

$$\begin{array}{l}
 + 17 = 0\ 0010001 \xrightarrow{\text{ทำ 2's complement}} 1\ 1101111 = -17 \\
 + 127 = 0\ 1111111 \qquad\qquad\qquad 1\ 0000001 = -127
 \end{array}$$

การเขียนจำนวนลบด้วยวิธี One's -Complement

$$\begin{array}{l}
 + 17 = 0\ 0010001 \text{ ทำ 1's complement } 1\ 1101110 = -17 \\
 + 127 = 0\ 1111111 \qquad\qquad\qquad 1\ 0000000 = -127
 \end{array}$$

12

1.6 การบวกและลบเลขทศนิยมฟลิมเมนต์

กฎการบวก (Addition Rules)

จำนวนใดๆ ถ้าแทนด้วยเลขฐานสองขนาด n บิตเมื่อบวกกันแล้วมีจำนวนบิตมากกว่า n ให้ตัดบิตที่เกินทิ้ง เช่น การบวกเลขขนาด 4 บิต ต่อไปนี้

ก) จงบวก 0011 กับ 0100

$$\begin{array}{r} +3 \\ + +4 \\ \hline +7 \end{array} \qquad \begin{array}{r} 0\ 011 \\ + 0\ 100 \\ \hline 0\ 111 \end{array}$$

ข) จงบวก 1110 กับ 1010

$$\begin{array}{r} -2 \\ + -6 \\ \hline -8 \end{array} \qquad \begin{array}{r} 1\ 110 \\ 1\ 010 \\ \hline 1\ 1000 \end{array}$$

← บิตนี้เกิน 4 บิต ตัดทิ้ง

13

วิธีแก้ไข คือ ต้องเพิ่มจำนวนบิต เช่น เปลี่ยนเป็นเลขฐานสองขนาด 5 บิต

$$\begin{array}{r} +3 \\ ++6 \\ +9 \end{array} \qquad + \qquad \begin{array}{r} 0\ 0011 \\ 0\ 0110 \\ 0\ 1001 \end{array} \quad \text{ไม่เกิดโอเวอร์โฟลว์}$$

14

กฎการลบ (Subtraction Rules)

ให้เปลี่ยนจากการลบเป็นการบวก เช่น $A - B = A + (-B)$

เช่น	+4	0 100	0 100
	- <u>+3</u>	- <u>0 011</u>	+ <u>1 101</u>
	<u>+1</u>		ตัดทิ้ง → 1 <u>0 001</u>

การบวกและลบเลขฐานคอมพลีเมนต์

ทำเหมือนกับวิธี การบวกและการลบเลขแบบ Two's - Complement

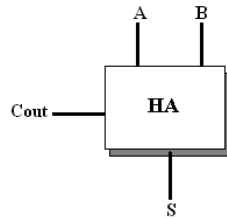
เพียงแต่ถ้ามีการทดเกินบิตให้นำบิตนั้นกลับไปรวมอีกครั้ง เช่น

	+4	0 100	+6	0 110
+	<u>-7</u>	+ <u>1 000</u>	+ <u>-3</u>	+ <u>1 100</u>
	<u>-3</u>	<u>1 100</u>	<u>±3</u>	1 0 010
				↓
				<u>1</u>

มีตัวทดเกิน ให้นำกลับไปรวมเป็นคำตอบ 0 011

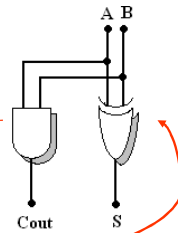
วงจรบวกเลขไบนารี (BINARY ADDITION CIRCUIT)

Half Adder



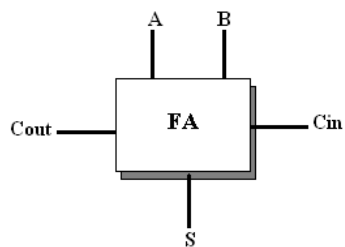
ตัวตั้ง A
ตัวบวก B
ผลบวก S
ตัวทศออก Cout

A	B	Cout	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



17

FULL ADDER



ตัวตั้ง A
ตัวบวก B
ผลบวก S
ตัวทศออก Cout
ตัวทศเข้า Cin

18

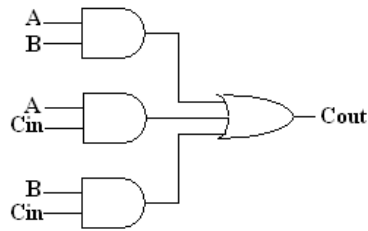
FULL ADDER

Cin	A	B	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

ตารางการทำงาน

Cin \ AB	00	01	11	10
0			1	
1		1	1	1

$$Cout = A.B + A.Cin + B.Cin$$



FULL ADDER

Cin	A	B	Cout	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

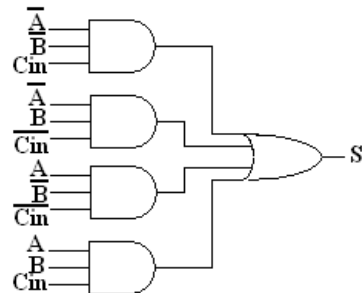
ตารางการทำงาน



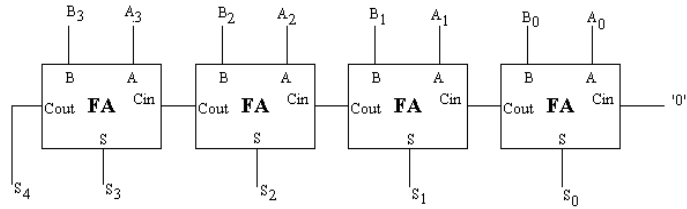
Cin \ AB	00	01	11	10
0		1		1
1	1		1	

$$S = \bar{A}.\bar{B}.Cin + \bar{A}.B.\bar{Cin} + A.\bar{B}.\bar{Cin} + A.B.Cin$$

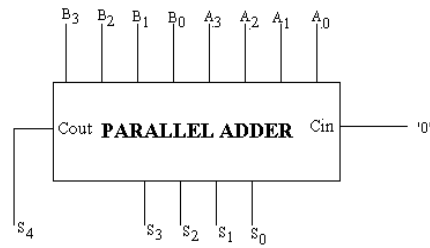
$$S = A \oplus B \oplus Cin$$



วงจรบวกแบบรีปเปิล (RIPPLE ADDER)



$$\begin{array}{r}
 S = A + B \\
 \begin{array}{r}
 A_3 A_2 A_1 A_0 \\
 + \\
 B_3 B_2 B_1 B_0 \\
 \hline
 s_4 s_3 s_2 s_1 s_0
 \end{array}
 \end{array}$$



แผนผังบล็อกวงจรบวกแบบรีปเปิลขนาด 4 บิต

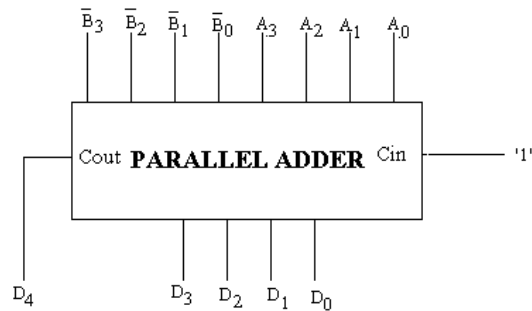
วงจรลบขนาด 4 บิต (4-BITS SUBTRACTORS)

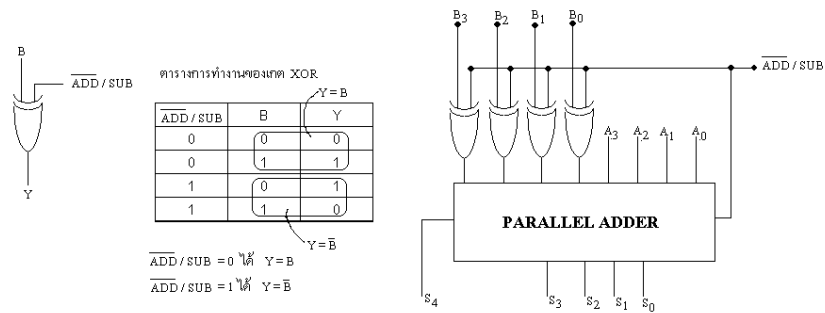
จาก $D = A - B$

$D = A + (-B)$

เลขลบคือค่า 2's complement ของเลขบวก ดังนั้น

$D = A + (2's \text{ complement ของ } B) \quad D = A + (1's \text{ complement ของ } B + 1)$

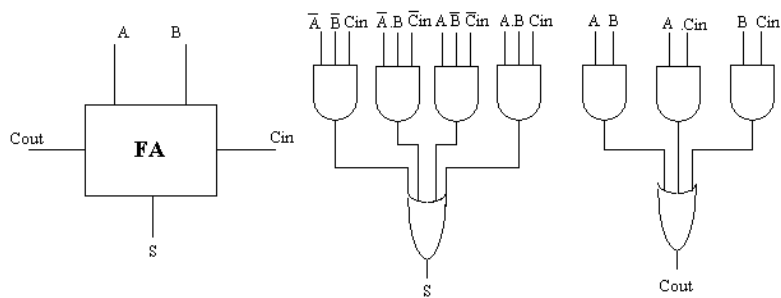




ถ้าให้ สัญญาณ $\overline{\text{ADD/SUB}} = 0$ จะได้สัญญาณ B และ $S = A + B + 0 = A + B$
 ถ้าให้ สัญญาณ $\overline{\text{ADD/SUB}} = 1$ จะได้สัญญาณ \overline{B} และ $S = A + \overline{B} + 1 = A - B$

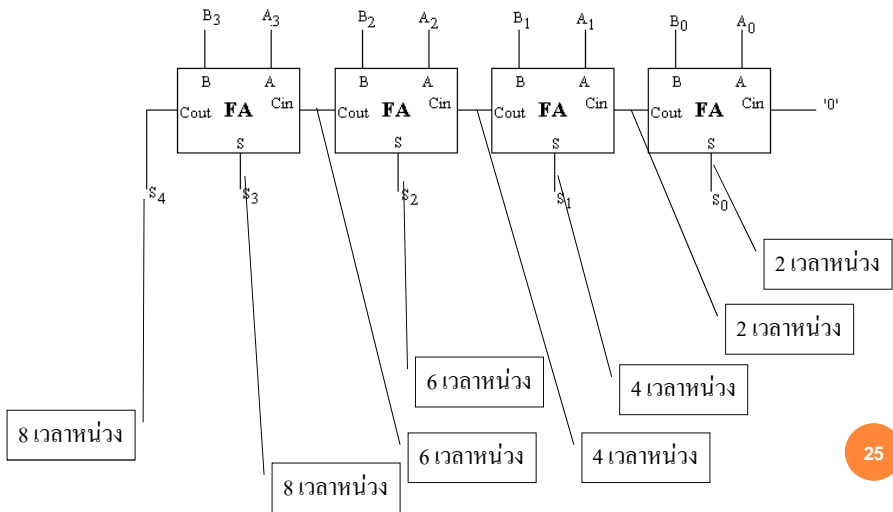


วงจรบวกแบบดูตัวทอด่วงหน้า (CARRY LOOKAHEAD ADDERS)



วงจร Full Adder ผลบวก S มีเวลาหน่วง เท่ากับ 2 ระดับ และตัวทอดออก Cout ของวงจรมีเวลาหน่วงเท่ากับ 2 ระดับ

วงจรบวกแบบรีปเปิลขนาด 4 บิต



วงจรบวกแบบ Carry Lookahead Adders ได้ใช้วิธีคำนวณหาค่าตัวทศออกโดยตรง ไม่ต้องรอผลของตัวทศอื่นๆ

จากสมการตัวทศออกของวงจรบวกแบบฟูล

$$Cout = AB + Acin + BCin$$

$$Cout = AB + (A+B)Cin$$

ถ้าเขียนเป็นสมการของตัวทศออกแต่ละหลัก โดยให้

$$Ci+1 = Cout \quad \text{ตัวทศออกของบิตที่ } i$$

$$Ci = Cin \quad \text{ตัวทศเข้าของบิตที่ } i$$

$$Pi = Ai + Bi \quad \text{การ OR ระหว่างตัวตั้งกับตัวบวกบิตที่ } i$$

$$Gi = Ai.Bi \quad \text{การ AND ระหว่างตัวตั้งกับตัวบวกบิตที่ } i$$

ดังนั้น

$$Ci+1 = Gi + Pi.Ci$$

สมการของตัวทศออกของบิตที่ 0 ถึง บิตที่ 3 เขียนได้เป็น

$$C_1 = G_0 + P_0.C_0$$

$$\begin{aligned} C_2 &= G_1 + P_1.C_1 \\ &= G_1 + P_1.(G_0 + P_0.C_0) \\ &= G_1 + P_1.G_0 + P_1.P_0.C_0 \end{aligned}$$

$$\begin{aligned} C_3 &= G_2 + P_2.C_2 \\ &= G_2 + P_2.(G_1 + P_1.G_0 + P_1.P_0.C_0) \\ &= G_2 + P_2.G_1 + P_2.P_1.G_0 + P_2.P_1.P_0.C_0 \end{aligned}$$

$$\begin{aligned} C_4 &= G_3 + P_3.C_3 \\ &= G_3 + P_3.(G_2 + P_2.G_1 + P_2.P_1.G_0 + P_2.P_1.P_0.C_0) \\ &= G_3 + P_3.G_2 + P_3.P_2.G_1 + P_3.P_2.P_1.G_0 + P_3.P_2.P_1.P_0.C_0 \end{aligned}$$

27

G_i

และในส่วนของผลบวก S_i สามารถหาได้จาก

$$S_i = A_i \oplus B_i \oplus C_i$$

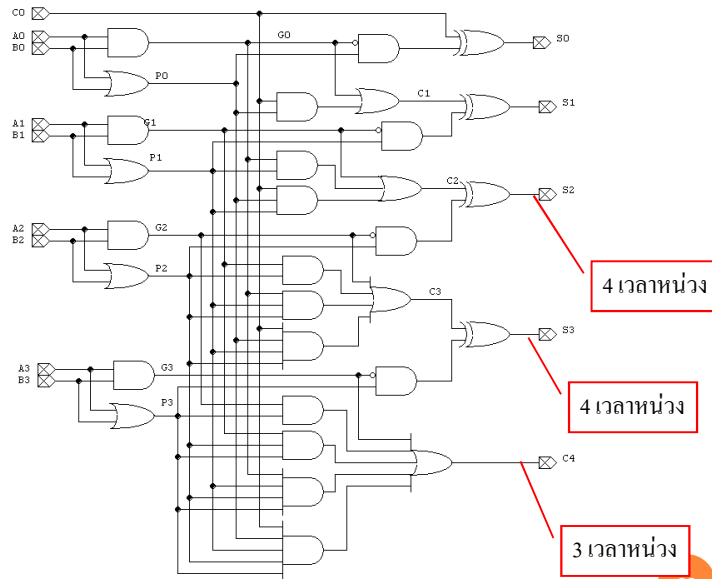
$$= (A \oplus B) \oplus C_i$$

$$= (\overline{AB} + A\overline{B}) \oplus C_i$$

$$= \overline{(A.B. (A+B))} \oplus C_i$$

$$S_i = \overline{(G_i.P_i)} \oplus C_i$$

28



วงจรถบวกรูปแบบ แบบแคร์รี่คอสเสด

โอเวอร์โฟลว์ (OVERFLOW)

ถ้าการคำนวณใดๆ ให้ผลลัพธ์มีค่าเกินกว่าจำนวนที่เลขฐานสองจะแทนได้ จะเกิดการผิดพลาดของการคำนวณขึ้นเรียกว่าเกิด "โอเวอร์โฟลว์" สาเหตุเนื่องจากใช้จำนวนบิตน้อยเกินไป เช่น ถ้าใช้เลขขนาด 4 บิต ซึ่งสามารถแทนค่าได้ตั้งแต่ +7 ถึง -8 ถ้าค่าเกินกว่านี้ จะเกิด Overflow เช่น

	+3		0 011	← เครื่องหมายบวก
+	<u>+6</u>	+	<u>0 110</u>	← เครื่องหมายบวก
	<u>+9</u>		<u>1 001</u>	← เครื่องหมายลบ
			1 001	คือ -7 ซึ่งไม่ถูกต้อง

วงจรตรวจสอบโอเวอร์โฟลว์ (OVERFLOW)

จงบวก +5 กับ +4 โดยใช้ข้อมูล 4 บิต

$$\begin{array}{r}
 \overset{4}{\text{เครื่องหมายบวก}} \\
 +5 = 0101 \\
 +4 = 0100 \\
 \hline
 +9 \neq 1001 \\
 \text{เครื่องหมายลบ}
 \end{array}$$

จงบวก -5 กับ -6 โดยใช้ 4 บิต

$$\begin{array}{r}
 \overset{4}{\text{เครื่องหมายลบ}} \\
 -5 = 1011 \\
 -6 = 1010 \\
 \hline
 -11 \neq 10101 \\
 \text{เครื่องหมายบวก} \\
 \text{ตัวทศ '1' เกินจาก 4บิตไป}
 \end{array}$$

31

เปลี่ยนเลขฐานสองขนาด 5 บิต จะได้คำตอบที่ถูกต้องดังนี้

$$\begin{array}{r}
 \overset{5}{\text{เครื่องหมายบวก}} \\
 +5 = 00101 \\
 +4 = 00100 \\
 \hline
 +9 = 01001 \\
 \text{เครื่องหมายบวก}
 \end{array}$$

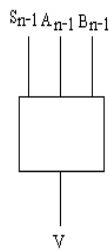
$$\begin{array}{r}
 \overset{5}{\text{เครื่องหมายลบ}} \\
 -5 = 11011 \\
 -6 = 11010 \\
 \hline
 -11 = 10101 \\
 \text{เครื่องหมายลบ}
 \end{array}$$

32

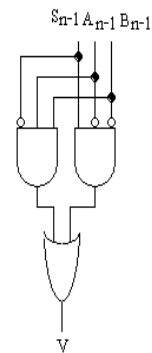
วงจรตรวจสอบโอเวอร์โฟลว์แบบแรกจะพิจารณาจากบิตเครื่องหมาย เมื่อให้ A_{n-1} เป็นบิตเครื่องหมายตัวตั้ง B_{n-1} เป็นบิตเครื่องหมายตัวบวก S_{n-1} เป็นบิตเครื่องหมายผลรวม และ V สัญญาณโอเวอร์โฟลว์ โดยกำหนดให้มีค่าเป็น 1 เมื่อเกิดโอเวอร์โฟลว์ โดยจะเกิดเมื่อเครื่องหมายตัวตั้งและเครื่องหมายตัวบวกเหมือนกันแต่เครื่องหมายของผลรวมต่างจากเครื่องหมายของตัวตั้งหรือตัวบวก สามารถออกแบบวงจรได้ดังนี้

$$\begin{array}{r}
 \text{--- } A_{n-1} \\
 A = 0100 \quad (+4) \\
 + \\
 B = 0110 \quad (+6) \\
 \hline
 S = 1010 \quad (-6)
 \end{array}$$

B_{n-1}
 S_{n-1}



A_{n-1}	B_{n-1}	S_{n-1}	V
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0



3

วงจรตรวจสอบโอเวอร์โฟลว์แบบที่สอง พิจารณาจากบิตตัวทด ถ้าการทศระหว่างบิตสูงสุดของขนาด $(n-2)$ ไปยังบิตเครื่องหมาย และการทศของบิตเครื่องหมายเกิดขึ้นไม่พร้อมกัน จะเกิดโอเวอร์โฟลว์ ถ้ากำหนดให้ C_{n-1} เป็นตัวทดจากบิตเครื่องหมาย C_{n-2} เป็นตัวทดจากบิตสูงสุดของขนาด และ V เป็นสัญญาณโอเวอร์โฟลว์ ออกแบบวงจรได้ดังนี้


ลักษณะที่ไม่เกิดโอเวอร์โฟลว์

$\begin{array}{r} 0101 \quad (+4) \\ + 0010 \quad (+2) \\ \hline 0111 \quad (+6) \end{array}$ <p style="text-align: center;">ไม่มีการทดทั้งสองบิต</p>	$\begin{array}{r} 1100 \quad (-4) \\ + 1110 \quad (-2) \\ \hline 11010 \quad (-6) \end{array}$ <p style="text-align: center;">มีการทดทั้งสองบิต</p>
---	---

ลักษณะที่เกิดโอเวอร์โฟลว์

$\begin{array}{r} 0100 \quad (+4) \\ + 0101 \quad (+5) \\ \hline 1001 \end{array}$ <p style="text-align: center;">มีทด ไม่มีการทด</p>	
---	--


C_{n-1} C_{n-2}




V

C _{n-1}	C _{n-2}	V
0	0	0
0	1	1
1	0	1
1	1	0

V = C_{n-1} ⊕ C_{n-2}



V



1.6 BINARY MULTIPLICATION

- วิธีคูณตามปกติ
- วิธีเลื่อนและบวก (Shift - and - add)

วงจรถูกเลขฐานสอง ขนาด 1 บิต x 1 บิต

ตารางการทำงานของ $Y = A$ คูณ B

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

$$Y = A.B$$

37

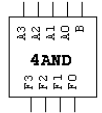
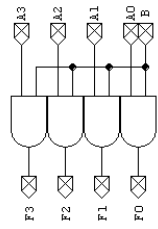
วงจรถูกเลขฐานสอง

ให้ $A_3 A_2 A_1 A_0$ เป็นตัวตั้ง $B_3 B_2 B_1 B_0$ เป็นตัวคูณ

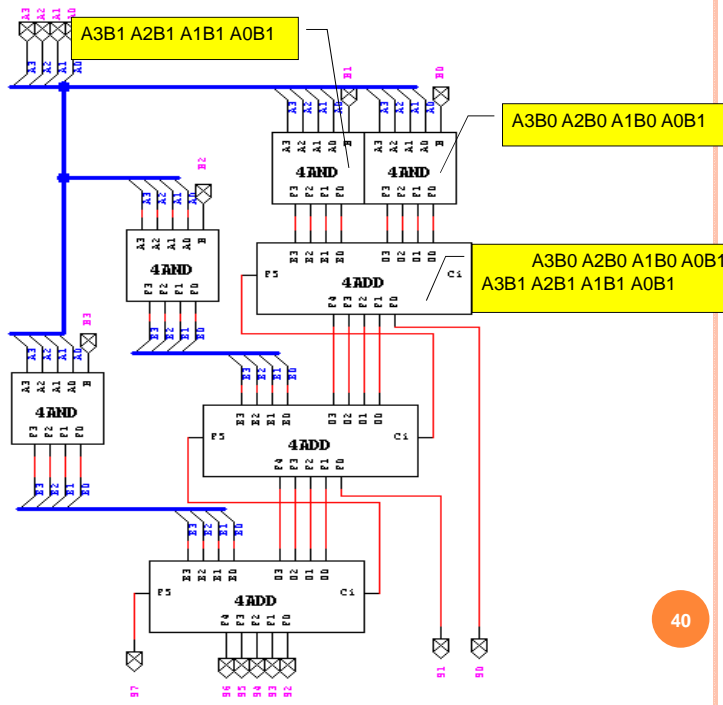
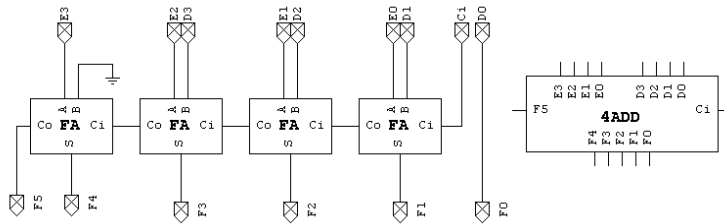
หมายถึง A_3 คูณกับ B_0

$$\begin{array}{r}
 A_3 \ A_2 \ A_1 \ A_0 \\
 \times \ B_3 \ B_2 \ B_1 \ B_0 \\
 \hline
 A_3 B_0 \ A_2 B_0 \ A_1 B_0 \ A_0 B_0 \\
 A_3 B_1 \ A_2 B_1 \ A_1 B_1 \ A_0 B_1 \\
 A_3 B_2 \ A_2 B_2 \ A_1 B_2 \ A_0 B_2 \\
 A_3 B_3 \ A_2 B_3 \ A_1 B_3 \ A_0 B_3 \\
 \hline
 S_7 \ S_6 \ S_5 \ S_4 \ S_3 \ S_2 \ S_1 \ S_0
 \end{array}$$

38



วงจรคูณ 1 บิต เช่น B0x3 B0xA2 B0xA1 B0xA1



BINARY DIVISION

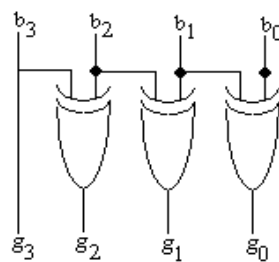
- วิธีการตามปกติ
- วิธีเลื่อนและลบ (Shift - and - sub)

41

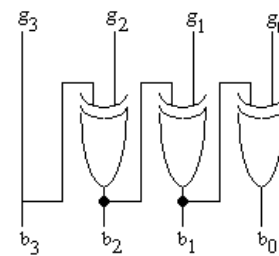
Binary	Gray
0000	0000
0001	0001
0010	0011
0011	0010
0100	0110
0101	0111
0110	0101
0111	0100
1000	1100
1001	1101
1010	1111
1011	1110
1100	1010
1101	1011
1110	1001
1111	1000

วงจรแปลงรหัส

Binary to Gray



Gray to Binary



วงจรเปรียบเทียบเลขฐานสอง (BINARY COMPARATOR)

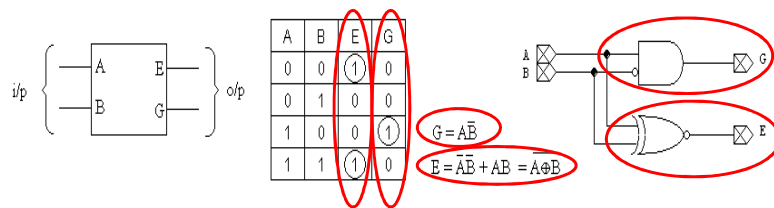
วงจรเปรียบเทียบข้อมูลขนาด 1 บิต

กำหนดให้ A เป็นตัวตั้ง และ B เป็นตัวเปรียบเทียบ

ถ้า $A = B$ ให้ $E = 1$ $G = 0$

ถ้า $A > B$ ให้ $E = 0$ $G = 1$

ถ้า $A < B$ ให้ $E = 0$ $G = 0$



43

วงจรเปรียบเทียบข้อมูลขนาด 2 บิต

กำหนดให้ A1 A0 เป็นตัวตั้ง และ B1 B0 เป็นตัวเปรียบเทียบ

ถ้า $A1A0 = B1B0$ ให้ $E = 1$ $G = 0$

ถ้า $A1A0 > B1B0$ ให้ $E = 0$ $G = 1$

ถ้า $A1A0 < B1B0$ ให้ $E = 0$ $G = 0$

44

วงจรเปรียบเทียบข้อมูลขนาด 2 บิต

A ₁	A ₀	B ₁	B ₀	E	G
0	0	0	0	1	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	1	0
0	1	1	0	0	0
0	1	1	1	0	0
1	0	0	0	0	1
1	0	0	1	0	1
1	0	1	0	1	0
1	0	1	1	0	0
1	1	0	0	0	1
1	1	0	1	0	1
1	1	1	0	0	1
1	1	1	1	1	0

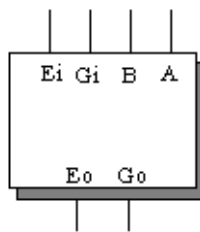
A ₁ A ₀ \ B ₁ B ₀	00	01	11	10
00	1			
01		1		
11			1	
10				1

$$E = \overline{A_1} \overline{A_0} \overline{B_1} \overline{B_0} + \overline{A_1} A_0 \overline{B_1} \overline{B_0} + A_1 \overline{A_0} \overline{B_1} \overline{B_0} + A_1 A_0 \overline{B_1} \overline{B_0}$$

A ₁ A ₀ \ B ₁ B ₀	00	01	11	10
00				
01	1			
11		1		1
10	1	1		

$$G = \overline{A_1} \overline{B_1} + A_1 A_0 \overline{B_0} + A_0 \overline{B_1} \overline{B_0}$$

วงจรเปรียบเทียบข้อมูลขนาด 1 บิตแบบมีบิตควบคุม



กำหนดให้

A เป็นบิตตัวตั้ง

B เป็นบิตตัวเปรียบเทียบ

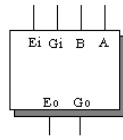
E_i เป็นบิตควบคุม ถ้าบิตที่มีนัยสำคัญสูงกว่า (บิตซ้ายมือ) มีค่าเท่ากัน จะป้อน 1 ให้แก่บิตนี้

G_i เป็นบิตควบคุม ถ้าบิตที่มีนัยสำคัญสูงกว่า (บิตซ้ายมือ) A มากกว่า B จะป้อน 1 ให้แก่บิตนี้

E_o เป็นบิต เท่ากัน ถ้า E_i = 1 G_i = 0 และ A = B จะให้ E_o = 1

G_o เป็นบิตมากกว่า ถ้า G_i = 1 จะได้ G_o = 1 หรือ E_i = 0 G_i = 0 แต่จะได้ G_o = 0

วงจรเปรียบเทียบข้อมูลขนาด 1 บิตแบบมีบิตควบคุม



Gi	Ei	A	B	Go	Eo
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	1
1	x	0	0	1	0
1	x	0	1	1	0
1	x	1	0	1	0
1	x	1	1	1	0

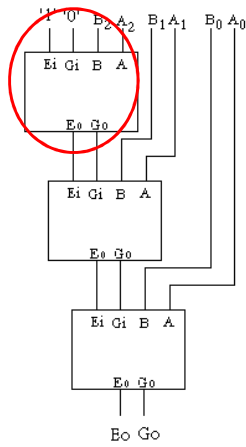
GiEi	AB			
	00	01	11	10
00				
01				1
11	1	1	1	1
10	1	1	1	1

$$G_o = G_i + E_i \cdot A \cdot \bar{B}$$

GiEi	AB			
	00	01	11	10
00				
01	1		1	
11				
10				

$$E_o = \bar{G}_i \bar{E}_i \bar{A} \bar{B} + \bar{G}_i E_i A B$$

วงจรเปรียบเทียบข้อมูลขนาด 3 บิต ใช้วงจรเปรียบเทียบข้อมูล 1 บิตต่อเรียงกัน



หัวข้ออื่นๆ

- Even parity generator
- Parity Checking
- Hazard

พาริตีบิต (PARITY BIT)

- พาริตีบิต หรือ บิตภาวะคู่หรือคี่ [1] (อังกฤษ: parity bit) หรืออาจเรียกเพียงแค่ พาริตี หมายถึงบิตที่เพิ่มเข้าไปในข้อมูล โดยไม่จำเป็นว่าจะต้องนำไปต่อท้ายหรือขึ้นต้น เพื่อให้แน่ใจว่าบิตที่เป็นค่า 1 ในข้อมูลมีจำนวนเป็นเลขคู่หรือเลขคี่ การใช้พาริตีบิตเป็นวิธีที่ง่ายอย่างหนึ่งในการตรวจจับและแก้ไขความผิดพลาด
- พาริตีมีสองชนิดคือ พาริตีคู่ (even parity) กับ พาริตีคี่ (odd parity)
- พาริตีคู่ หมายถึงจำนวนของเลข 1 ในข้อมูลมีเป็นจำนวนคู่
- พาริตีคี่ หมายถึงจำนวนของเลข 1 ในข้อมูลเป็นจำนวนคี่

วงจรสร้างบิตพริตตี้คู่ ของข้อมูลขนาด 4 บิต

- แพริตตี้บิตคู่ จะมีค่าเป็น 1 เมื่อจำนวนของเลข 1 ในข้อมูลเป็นจำนวนคี่ (ซึ่งจะทำให้จำนวนเลข 1 ทั้งหมดเป็นจำนวนคู่ เมื่อรวมกับบิตนี้)

B3	B2	B1	B0	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

	00	01	11	10
00		1		1
01	1		1	
11		1		1
10	1		1	

$$Y = B3 \oplus B2 \oplus B1 \oplus B0$$

แผนผังลอจิก

