

## คุณลักษณะของ TTL

- แรงดัน แหล่งจ่าย (Supply Voltage)
- อุณหภูมิทำงาน (Working Temperature)
- กำลังงานสูญเสีย (Power Dissipation)
- ความเร็วในการทำงาน (Speed of Operation)
- พารามิเตอร์กระแสและแรงดัน (Current and Voltage parameter)
- แฟนเอาต์ (Fan-Out)
- ส่วนเผื่อสัญญาณรบกวน (Noise Margin)

1

## แรงดันแหล่งจ่าย และ อุณหภูมิทำงาน

หมายถึงขนาดของแรงดันแหล่งจ่ายที่อุปกรณ์ที่ทีแอลสามารถใช้งานได้ โดยปกติจะใช้ขนาด 5 โวลต์ แต่อาจใช้ได้กับขนาดแรงดันที่สูงหรือต่ำกว่านี้ ขึ้นอยู่กับอนุกรมของไอซี ซึ่งมีอยู่ 2 อนุกรม คือ 74 สำหรับใช้งานทั่วไป และอนุกรม 54 สำหรับใช้งานกับวงจรที่ต้องการความทนทานสูง ขาของอุปกรณ์ที่ใช้สำหรับป้อนแรงดันไฟบวกคือขาที่ 14 สำหรับไอซีแบบ 14 ขา และเป็นขาที่ 16 หรือ 20 สำหรับไอซีขนาด 16 และ 20 ขาตามลำดับ ส่วนขาดินหรือไฟฟ้า ขั้วลบ จะเป็นขาที่ 7 หรือ 8 หรือ 10 สำหรับไอซีขนาด 14 16 และ 20 ขาตามลำดับ แต่ก็มี บางเบอร์ที่ตำแหน่งขาไม่ได้เป็นตามนี้ ต้องดูจากรุ่นไอซีเบอร์นั้นๆ ส่วนอุณหภูมิทำงาน หมายถึงอุณหภูมิใช้งานที่อุปกรณ์สามารถทนได้

	อนุกรม 54			อนุกรม 74		
	ต่ำสุด	ปกติ	สูงสุด	ต่ำสุด	ปกติ	สูงสุด
แรงดันแหล่งจ่าย Vcc(volts)	4.5	5	5.5	4.75	5	5.25
อุณหภูมิทำงาน TA (oC)	-55	25	+125	0	25	70

## กำลังงานสูญเสีย (POWER DISSIPATION)

หมายถึงกำลังงานที่สูญเสียไปในตัวไอซี คำนี้นำนวนได้จากกระแสที่จ่ายให้ตัวอุปกรณ์คูณด้วยค่าแรงดันแหล่งจ่าย เช่น 74LS00 กินกระแสสูงสุด 4.4 mA ที่แรงดันแหล่งจ่าย 5.25 โวลต์ ก็จะทำให้เกิดกำลังงานสูญเสียเท่ากับ  $4.4 \text{ mA} \times 5.25 \text{ V} = 23.1 \text{ mW}$  ค่ากำลังงานสูญเสียนี้จะเปลี่ยนเป็นพลังงานความร้อน ซึ่งอาจทำให้ไอซีเสียหายได้ถ้ามีค่าสูงเกินไป

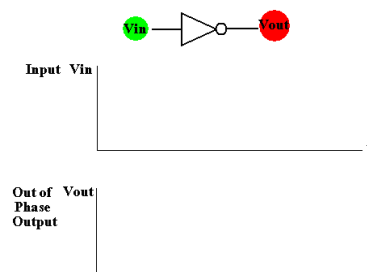
อนุกรม	PD(mWatt)	Td (nS)	พลังงาน (PD x Td)
74/54	10	10	100
74L/54L	1	35	35
74H/54H	25	6	150
74S/54S	19	3	57
74LS/54LS	2	10	20

## ความเร็วในการทำงาน (SPEED OF OPERATION)

เป็นความเร็วในการทำงานของอุปกรณ์ ขึ้นอยู่กับค่าเวลาหน่วงต่างๆ โดยดูได้จากค่า Propagation Delay Time ค่า **Propagation Delay Time** นี้หมายถึงค่าเวลาที่ต้องใช้ในการเปลี่ยนสัญญาณเอาต์พุตเมื่อสัญญาณอินพุตเปลี่ยนสถานะ

เมื่ออินพุตของเกตเปลี่ยนระดับลอจิกจาก 0 ไปเป็น 1 มีผลทำให้เอาต์พุตเปลี่ยนจาก 1 ไปเป็น 0 แต่เอาต์พุตจะไม่สามารถเปลี่ยนตามอินพุตได้อย่างทันทีทันใด ต้องรอให้เวลาผ่านไปชั่วระยะเวลาหนึ่งก่อน ระยะเวลานี้เรียกว่า Transition time, high-to-low level output หรือ tPHL ในทำนองเดียวกันเมื่ออินพุตเปลี่ยนจาก 1 ไปเป็น 0 ก็ทำให้เอาต์พุตเปลี่ยนจาก 0 ไปเป็น 1 ซึ่งก็ต้องใช้ระยะเวลาเช่นเดียวกัน ระยะเวลานี้เรียกว่า Transition time, low-to-high level output หรือ tPLH ค่าเวลาหน่วง หรือ Propagation Delay Time คำนวณได้จากค่าเวลาหน่วง 2 ค่านี้ คือ

$$tP = (tPHL + tPLH) / 2$$



ทั้งค่าเวลาหน่วงและกำลังงานสูญเสียของไอซี ขึ้นอยู่กับค่าความต้านทานภายในวงจรเกต ไอซี  
ตระกูลทีทีแอลนี้ มีรูปแบบการจัดวงจรหลายแบบขึ้นกับค่าอุปกรณ์ที่ใช้ในวงจร เช่น

อนุกรม 74

อนุกรม74L อักษร L หมายถึง Low Power ค่าความต้านทานภายในวงจรสูงกินกำลังงานต่ำ

อนุกรม74H อักษร H หมายถึง High speed ค่าความต้านทานภายในวงจรต่ำกินกำลังงานสูง

อนุกรม74S อักษร S หมายถึง Schottky clamp ใช้ทรานซิสเตอร์ที่มี Schottky diode

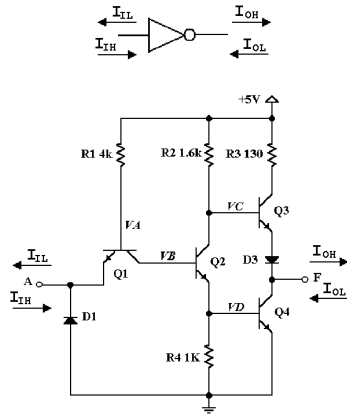
อนุกรม74LS อักษร LS หมายถึง Low Power Schottky

5

## พารามิเตอร์กระแส (CURRENT PARAMETER)

- High-Level Input Current  $I_{IH}$  หมายถึง กระแสอินพุทเมื่ออินพุทอยู่ในสถานะ 1
  - High-Level Output Current  $I_{OH}$  หมายถึง กระแสเอาต์พุทเมื่อเอาต์พุทอยู่ในสถานะ 1
  - Low-Level Input Current  $I_{IL}$  หมายถึง กระแสอินพุทเมื่ออินพุทอยู่ในสถานะ 0
  - Low-Level Output Current  $I_{OL}$  หมายถึง กระแสเอาต์พุทเมื่อเอาต์พุทอยู่ในสถานะ 0
  - Off-State Output Current  $I_{O(off)}$  หมายถึง กระแสไหลเข้าเอาต์พุท เมื่อเอาต์พุทอยู่ในสภาวะ off ใช้กับเอาต์พุทแบบ Open Collector
  - Off-State (high-Impedance-State) Output Current  $I_{OZ}$  หมายถึง กระแสไหลเข้าเอาต์พุทเมื่อเอาต์พุทอยู่ในสภาวะลอยหรือสภาวะความต้านทานสูง
  - Short Circuit Output Current  $I_{OS}$  หมายถึง กระแสเอาต์พุทในสภาวะที่เอาต์พุทลัดวงจร
  - Supply Current  $I_{CC}$  หมายถึง กระแสของไฟเลี้ยงวงจร
- เครื่องหมายที่เขียนกำกับของกระแสใช้เป็นตัวบ่งชี้ทิศทางของกระแส ถ้ากระแสไหลเข้าขั้วอุปกรณ์ใช้เครื่องหมายบวกแต่ถ้าไหลออกจากอุปกรณ์ใช้เป็นเครื่องหมายลบ

6



กระแส(mA)	สูงสุด
$I_{IL}$	-1.6
$I_{IH}$	0.04
$I_{OL}$	16
$I_{OH}$	-0.4

แสดงทิศทางการกระแสของเกตทีทีแอล

## พารามิเตอร์แรงดัน (VOLTAGE PARAMETER)

- High-Level Input Voltage  $V_{IH}$  หมายถึง แรงดันอินพุตที่ถือว่าเป็นลอจิก 1
- High-Level Output Voltage  $V_{OH}$  หมายถึง แรงดันเอาต์พุตในขณะที่เอาต์พุตเป็นลอจิก 1
- Low-Level Input Voltage  $V_{IL}$  หมายถึง แรงดันอินพุตที่ถือว่าเป็นลอจิก 0
- Low-Level Output Voltage  $V_{OL}$  หมายถึง แรงดันเอาต์พุตในขณะที่เอาต์พุตเป็นลอจิก 0
- Supply Voltage  $V_{CC}$  หมายถึง แรงดันสำหรับให้วงจรทำงาน

แรงดัน(โวลท์)	ต่ำสุด	สูงสุด
$V_{IL}$		0.8
$V_{IH}$	2	
$V_{OL}$		0.4
$V_{OH}$	2.4	

## แฟนเอาต์ (FAN-OUT)

หมายถึงจำนวนอินพุตสูงสุดที่สามารถต่อกับเอาต์พุตได้ในสภาวะที่แย่มากที่สุด(Worst-case) ค่านี้คำนวณได้จากพารามิเตอร์กระแส เช่นถ้าในสถานะที่เอาต์พุตเป็น 0 เอาต์พุตจะรองรับกระแส I<sub>OL</sub> ได้สูงสุด 16 mA ในขณะที่อินพุตแต่ละอินพุตที่ต่ออยู่กับเอาต์พุตนี้ จะปล่อยกระแส I<sub>IL</sub> ได้สูงสุด 1.6 mA ดังนั้น ในสภาวะนี้เอาต์พุตสามารถรองรับอินพุตได้เท่ากับ

$$I_{OL}/I_{IL} = 16/1.6 = 10 \text{ ตัว}$$

แต่ถ้าเอาต์พุตอยู่ในสถานะ 1 เอาต์พุตจะจ่ายกระแส I<sub>OH</sub> ได้สูงสุด 0.4 mA และกระแสอินพุต I<sub>IH</sub> จะรองรับได้สูงสุดอินพุตละ 0.04 mA ดังนั้น ในสภาวะนี้เอาต์พุตสามารถรองรับอินพุตได้เท่ากับ

$$I_{OH}/I_{IH} = 0.4/0.04 = 10 \text{ ตัว}$$

ดังนั้นจึงสรุปได้ว่าแฟนเอาต์เท่ากับ 10 แต่ถ้าค่าที่คำนวณได้ทั้งสองค่าไม่เท่ากันต้องใช้ค่าต่ำสุด เช่นถ้าจำนวนอินพุตที่ต่อกับเอาต์พุตในขณะเป็น 0 ได้ 8 ตัว และจำนวนอินพุตที่ต่อกับเอาต์พุตในขณะเป็น 1 ได้ 15 ตัว ดังนั้นแฟนเอาต์จะเท่ากับ 8

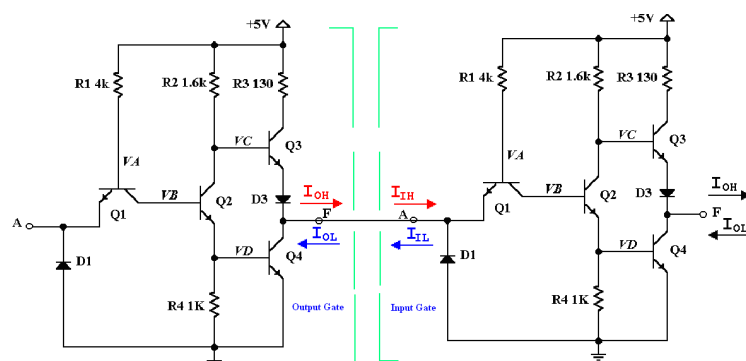
9

ตัวอย่างที่ 4.7 จงคำนวณค่าแฟนเอาต์ของวงจรเกิดในรูป เมื่อใช้วงจรเกิดแบบเดียวกันมาต่อเป็นโพลด กำหนดให้ทรานซิสเตอร์มีคุณสมบัติ เป็น  $\beta F = 25$   $\beta R = 0.1$   $\sigma_{OL} = 0.85$   $V_{BE}(FA) = V_{BC}(RA) = 0.7$  V  $V_{BE}(SAT) = 0.8$  และ  $V_{CE}(SAT) = 0.2$

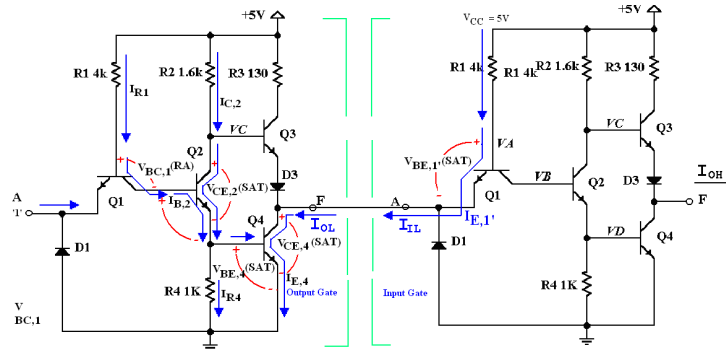
**หมายเหตุ** F หมายถึงทรานซิสเตอร์ทำงานในสถานะ Forward Active

RA หมายถึงทรานซิสเตอร์ทำงานในสถานะ Reverse Active

SAT หมายถึงทรานซิสเตอร์ทำงานในสถานะ Saturation

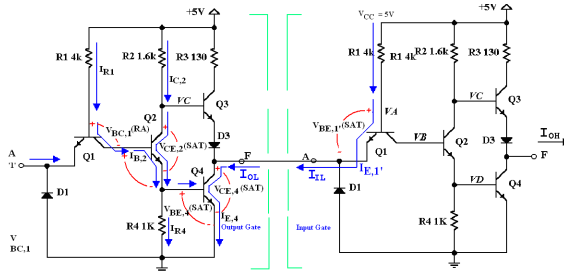


พิจารณาตอนเอาท์พุทเป็น '0'



$$I_{IL} = I_{E,1'} = \frac{V_{CC} - V_{BE,1}(SAT) - V_{CE,4}(SAT)}{R_1} = \frac{5 - 0.8 - 0.2}{4K} = 1mA$$

11



$$I_{C,2} = \frac{V_{CC} - V_{CE,2}(SAT) - V_{BE,5}(SAT)}{R_2} = \frac{5 - 0.2 - 0.8}{1.6K} = 2.5mA$$

$$I_{R4} = \frac{V_{BE,4}(SAT)}{R_4} = \frac{0.8}{1K} = 0.8mA$$

$$I_{R1} = \frac{V_{CC} - V_{BC,1}(RA) - V_{CE,2}(SAT) - V_{CE,4}(SAT)}{R_1} = \frac{5 - 0.7 - 0.8 - 0.8}{4K} = 0.675mA$$

$$I_{B,2} = (1 + \beta_R) I_{B,1} = (1 + 0.1) 0.675 = 0.743mA$$

$$I_{E,2} = I_{B,2} + I_{C,2} = 0.743 + 2.5 = 3.24mA$$

$$I_{B,4} = I_{E,2} - I_{R4} = 3.24 - 0.8 = 2.44mA$$

$$I_{OL} = I_{C,4} = \sigma_{OL} \beta_F I_{B,4} = (0.85)(25)(2.44) = 51.9mA$$

$$N = \frac{I_{OL}}{I_{IL}} = 51.9$$

12

เนื่องจากเมื่อเอาท์พุทเป็น '1' กระแสไหลเข้าอินพุท  $I_{IH}$  น้อยมาก ดังนั้น  $I_{OH}/I_{IH}$  จะมีจำนวนสูงมาก ดังนั้น Fanout จะเท่ากับ 51

13

## ส่วนเพื่อสัญญาณรบกวน (NOISE MARGIN)

พารามิเตอร์ค่านี้คำนวณได้จากพารามิเตอร์แรงดัน เป็นค่าที่ใช้บอกว่าอุปกรณ์ลอจิกนั้นเพื่อระดับแรงดันไว้เท่าไร นั่นหมายความว่าอุปกรณ์นั้นทนต่อสัญญาณรบกวนเท่าไรนั่นเอง เช่น เมื่อเอาท์พุทเป็น 1 จะให้แรงดันออกมาต่ำสุดไม่น้อยกว่า 2.4 โวลต์ แต่แรงดันที่อินพุทถือว่าเป็น 1 นั้นนับจาก 2 โวลต์ขึ้นไป ดังนั้นระดับลอจิก 1 ได้เพื่อแรงดันไว้เท่ากับ

$$VOH - VIH = 2.4 - 2 = 0.4 \text{ โวลต์}$$

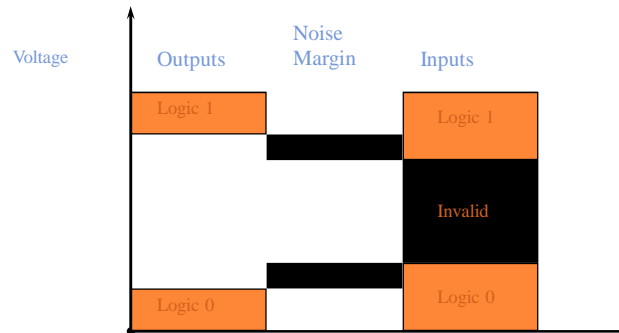
ในทำนองเดียวกัน เมื่อเอาท์พุทเป็น 0 จะให้แรงดันออกมาสูงสุดไม่เกิน 0.4 โวลต์ แต่แรงดันที่อินพุทถือว่าเป็น 0 นั้นนับจาก 0.8 โวลต์ลงไป ดังนั้นระดับลอจิก 0 ได้เพื่อแรงดันไว้เท่ากับ

$$VIL - VOL = 0.8 - 0.4 = 0.4 \text{ โวลต์}$$

จากค่าที่คำนวณได้ทั้งสองค่านี้สรุปได้ว่าอุปกรณ์ที่ที่แอลได้เพื่อระดับแรงดันไว้เท่ากับ 0.4 โวลต์ ระดับแรงดันที่เพื่อนคือค่า ส่วนเพื่อสัญญาณรบกวน ซึ่งมีความหมายว่า ถ้ามีสัญญาณรบกวนเกิดขึ้น โดยระดับของสัญญาณรบกวนต่ำกว่าระดับนี้จะไม่ผลต่อการทำงานของวงจร

14

## ส่วนเพื่อสัญญาณรบกวน (NOISE MARGIN) (ต่อ)



15

## ไอซี TTL ตระกูลต่างๆ

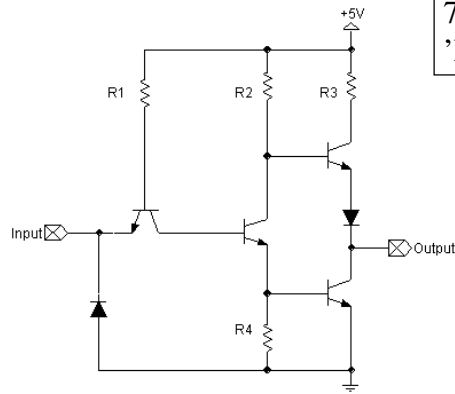
อนุกรม 74	
อนุกรม 74L	อักษร L หมายถึง Low Power ค่าความต้านทานภายในวงจรสูงกินกำลังงานต่ำ
อนุกรม 74H	อักษร H หมายถึง High speed ค่าความต้านทานภายในวงจรต่ำกินกำลังงานสูง
อนุกรม 74S	อักษร S หมายถึง Schottky clamp ใช้ทรานซิสเตอร์ที่มี Schottky diode
อนุกรม 74LS	อักษร LS หมายถึง Low Power Schottky

16



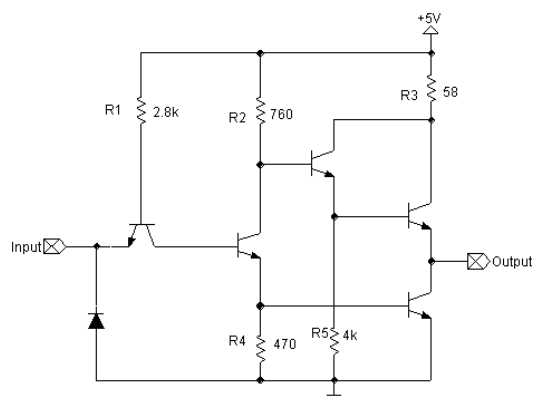
### อนุกรม 74, 54 และ 74L, 54L

	R1	R2	R3	R4
74,54	4k	1.6k	130	1k
'L	40k	20k	500	12k



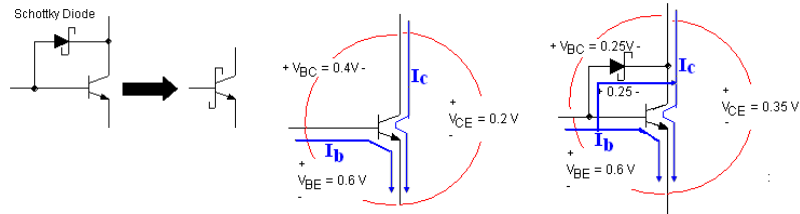
17

### อนุกรม 74H และ 54H



18

### อนุกรม 74S และ 54S

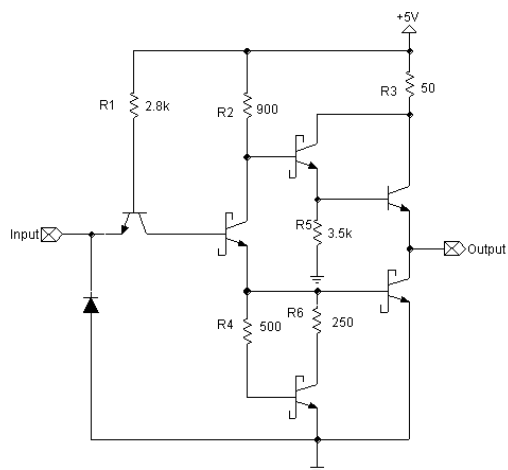


ถ้า อินพุททรานซิสเตอร์อยู่ในสถานะอิ่มตัว (Saturation) การจะเปลี่ยนสถานะการทำงานของทรานซิสเตอร์นี้อย่างรวดเร็ว จะทำไม่ได้เพราะว่า มี Storage time ดังนั้นถ้าสามารถลด Storage time ลดลงได้ ก็จะลด Propagation Delay time ลงได้

Schottky Diode เมื่อ Forward bias มีแรงดันตกคร่อมเพียง 0.25 ซึ่งน้อยกว่าไดโอดธรรมดาที่มีถึง 0.6 V ดังนั้นเมื่อใช้ไดโอดนี้ต่อคร่อมขา B – C ของ BJT จะทำให้ทรานซิสเตอร์นั้น ไม่สามารถทำงานถึงจุดอิ่มตัว เพราะแรงดันจะตกคร่อม B-C เพียง 0.25 V ก็จะมีกระแสไหลผ่านทางไดโอด Schottky ไปสู่ขา C ถ้าทรานซิสเตอร์จะทำงานอิ่มตัวต้องมีแรงดันตกคร่อม B-C ถึง 0.4 V

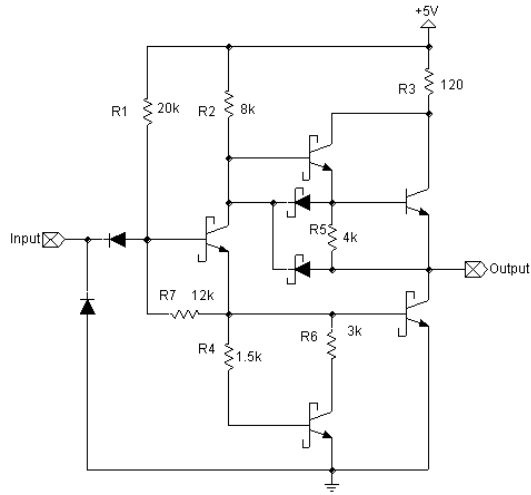
19

### อนุกรม 74S และ 54S (ต่อ)



20

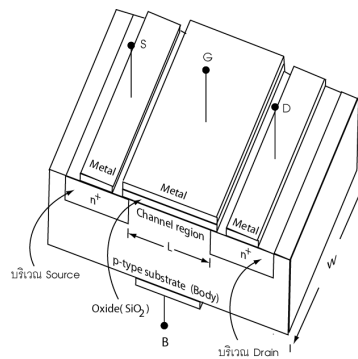
อนุกรม 74LS และ 54LS



21

มอสเฟต (MOS FET)

(METAL OXIDE SEMICONDUCTOR FIELD EFFECT TRANSISTORS หรือ MOSFET)



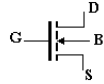
โครงสร้างของทรานซิสเตอร์มอสเฟตแบบเอ็นแชนแนลเอินแฮนซ์เมนต์

22

## ชนิดของมอสเฟต

### NMOS

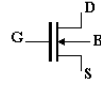
#### Enhancement-only



#### Shorthand

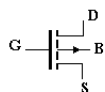


#### Enhancement-depletion



### PMOS

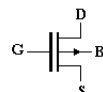
#### Enhancement-only



#### Shorthand



#### Enhancement-depletion



23

## การทำงานของมอสเฟต

โหมดคัทออฟ (Cutoff Mode)

โหมดลิเนียร์ (Linear Mode)

โหมดอิ่มตัว (Saturation Mode)

มอสเฟตจะทำงานแบบไหนขึ้นอยู่กับแรงดันที่ gate กับ source

24

### Threshold Voltage

เมื่อแรงดันที่ gate-to-source มีค่ามากกว่าค่าหนึ่ง จะเกิดกระแสไหลจาก drain ไป source แรงดันค่านี้เรียกว่า Threshold Voltage  $V_T$  ค่าแรงดันนี้จะขึ้นอยู่กับขนาดทางกายภาพและพารามิเตอร์ของ MOS เครื่องหมายของ Threshold Voltage เป็นดังนี้

	NMOS	PMOS
Enhancement-only	+	-
Enhancement-depletion	-	+

25

### Cutoff

สำหรับ NMOS ถ้าแรงดันที่เกตเทียบกับ source  $V_{GS}$  น้อยกว่า  $V_T$  จะไม่มีกระแส drain  $I_D = 0$  NMOS จะทำงานในสภาวะ cutoff

### Linear mode

เมื่อเพิ่ม  $V_{GS}$  จนมากกว่า  $V_T$  NMOS จะนำกระแส ถ้า  $V_{DS} > 0$  และ  $V_{DS} \leq V_{GS} - V_T$  NMOS จะทำงานในสภาวะ Linear และ  $I_D(LN)$  จะมีค่าเท่ากับ

$$I_D(LN) = k[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}]$$

$k$  = Transconductance parameter

26

### Saturation mode

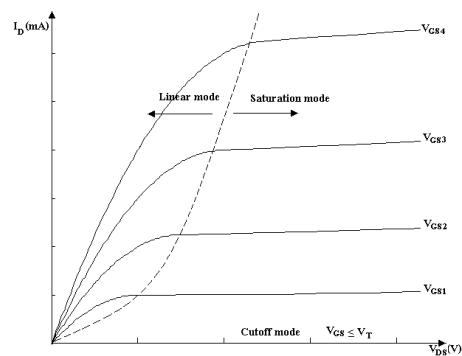
เมื่อเพิ่ม  $V_{GS}$  จนมากกว่า  $V_T$  และ  $V_{DS} \geq V_{GS} - V_T$  NMOS จะนำกระแส ทำงานในสภาวะ Saturation กระแส  $I_D(SAT)$  มีค่าเท่ากับ

$$I_D = \frac{k}{2}(V_{GS} - V_T)^2$$

จากสมการนี้แสดงให้เห็นว่า  $I_D$  ในสภาวะนี้ไม่ขึ้นกับ  $V_{DS}$  แต่สิ่งนี้ไม่ใช่ความจริงทั้งหมดการเปลี่ยนแปลงของ  $V_{DS}$  จะมีผลต่อ  $I_D$  ดังนี้

$$I_{D(SAT)} = \frac{k}{2}(V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

27

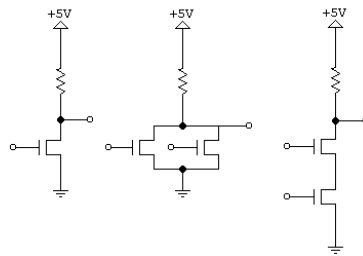


กราฟคุณลักษณะของ MOS แสดงความสัมพันธ์ของ  $I_D$  กับ  $V_{DS}$  ที่ค่า  $V_{GS}$  ต่างๆ กัน

28

## RESISTOR LOADED NMOS GATES

วงจรประเภทนี้จะประกอบด้วยความต้านทานและ NMOS ประเภท Enhancement-only เท่านั้น



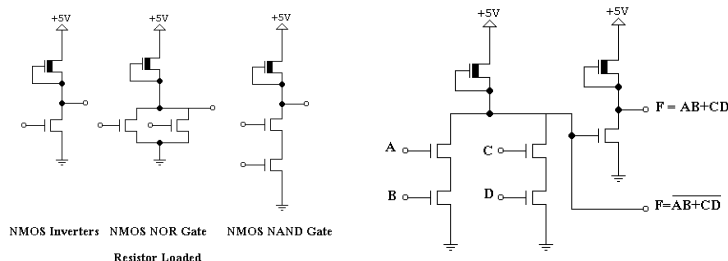
NMOS Inverters NMOS NOR Gate NMOS NAND Gate  
Resistor Loaded

วงจรเกิดของ Resistor Loaded NMOS Gates

29

## ENHANCEMENT-DEPLETION LOADED NMOS GATES

เป็นแบบที่พัฒนาต่อจากแบบ Resistor Loaded NMOS Gates โดยแทนที่จะใช้ความต้านทานเป็นโหลดก็ใช้ NMOS ประเภท Enhancement-Depletion แทน



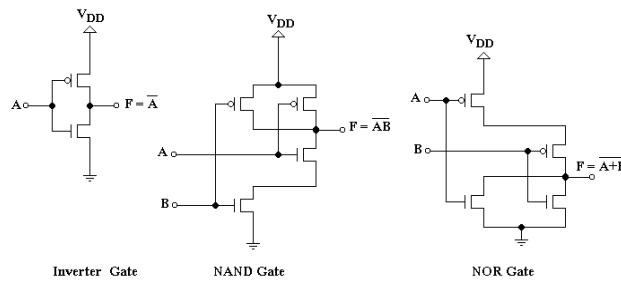
NMOS Inverters NMOS NOR Gate NMOS NAND Gate  
Resistor Loaded

วงจรเกิดของ Enhancement-depletion Loaded NMOS Gates

30

## เกตซีมอส (CMOS GATES)

เกตซีมอสเป็นแบบที่นิยมใช้มากที่สุดในกระบวนการผลิตทรานซิสเตอร์ประเภท NMOS และ PMOS

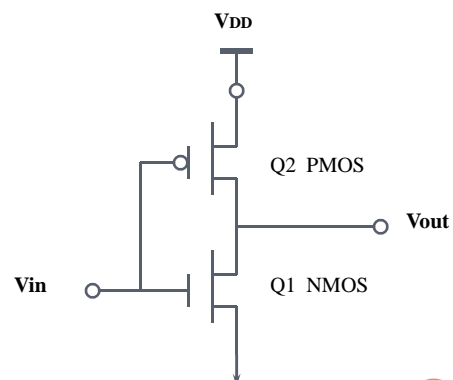


31

## CMOS INVERTER

Function Table

Vin	Q1	Q2	Vout
0	off	on	5
5	on	off	0



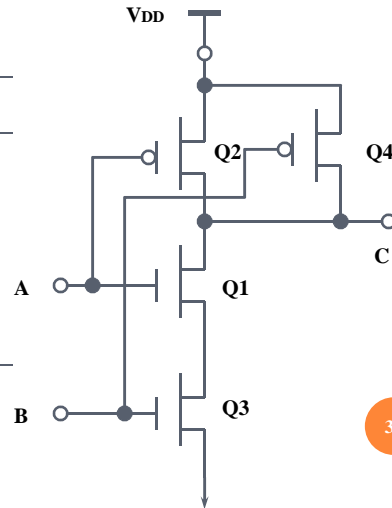
32



## CMOS NAND GATE

Function Table

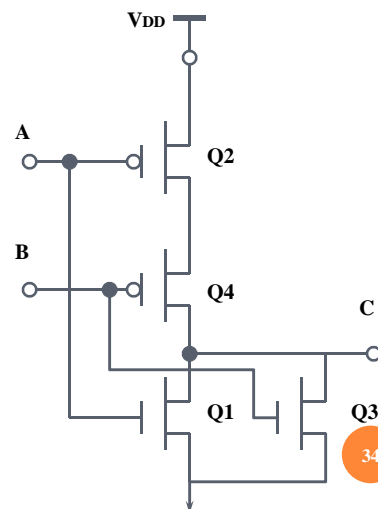
A	B	Q1	Q2	Q3	Q4	C
L	L	off	on	off	on	H
L	H	off	on	on	off	H
H	L	on	off	off	on	H
H	H	on	off	on	off	L



## CMOS NOR GATE

Function Table

A	B	Q1	Q2	Q3	Q4	C
L	L	off	on	off	on	H
L	H	off	on	on	off	L
H	L	on	off	off	on	L
H	H	on	off	on	off	L

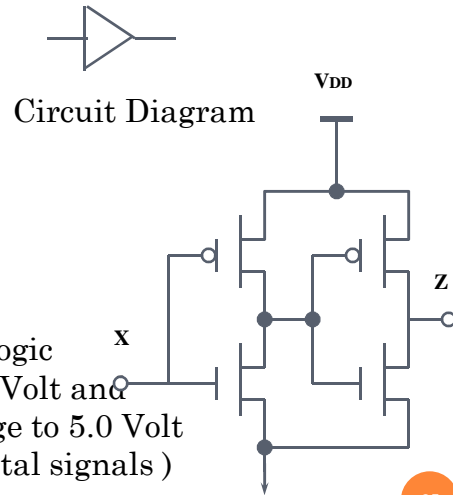


## BUFFER GATE

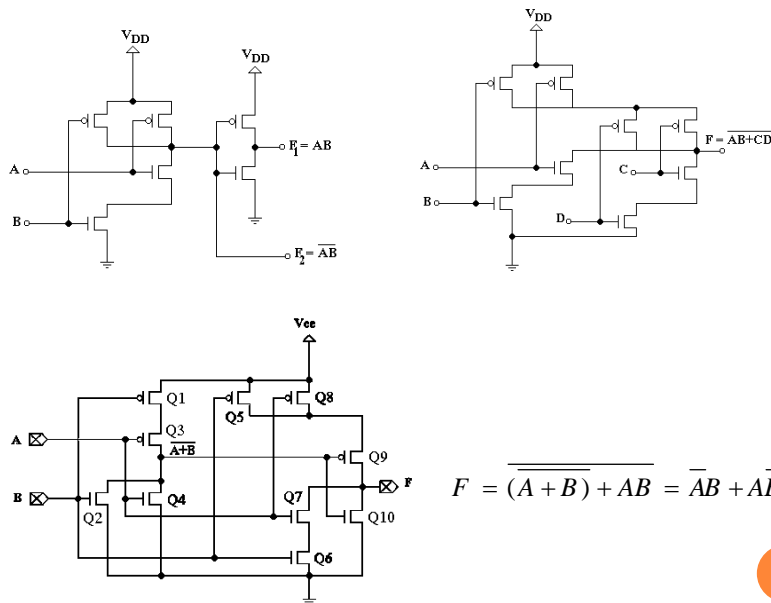
- Logic Symbol
- Truth Table :

X	Z
L	L
H	H

- CMOS Buffer converts Logic LOW input Voltage to 0 Volt and Logic HIGH input voltage to 5.0 Volt (Regenerating weak digital signals)



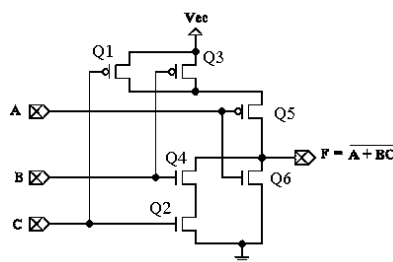
35



36

จากตัวอย่างแบบต่างๆของวงจรเกต สามารถทำความเข้าใจได้โดยใช้ข้อสังเกตต่างๆต่อไปนี้

- สัญญาณแต่ละสัญญาณต้องใช้ทรานซิสเตอร์ NMOS และ PMOS เป็นคู่เช่น Q1กับ Q2 Q3 กับ Q4 และ Q5 กับ Q6
- ในเทอมที่ AND กัน ทรานซิสเตอร์ NMOS จะต่ออนุกรมกัน ส่วนทรานซิสเตอร์ PMOS จะต่อขนานกัน เช่น Q2 กับ Q4 ต่ออนุกรมกันส่วน Q1 กับ Q3 ต่อขนานกัน
- ในเทอมที่ OR กัน ทรานซิสเตอร์ NMOS จะต่อขนานกัน ส่วนทรานซิสเตอร์ PMOS จะต่ออนุกรมกัน เช่น Q6 ขนานกับ (ผลการ AND ของ Q2 กับ Q4) แต่ Q5 อนุกรมกับ (ผลการ AND ของ Q1 กับ Q3)
- ในแต่ละจุดสุดท้ายของเทอมจะเป็นเทอมที่มี Inverter ด้วย



37

### แบบฝึกหัด

1.  $F = \bar{A} + B$
2.  $F = \bar{A}B + AC$
3.  $F = \overline{A + CD}$
4.  $F = \overline{AC} + \overline{BC} + \overline{AC} + \overline{DC}$

38

## CMOS FAMILY

- CMOS : Complementary Metal-Oxide Semiconductor.
- CMOS Families

### Series

- 4000 ( Low Power )
- 74C ( Pin- and function-compatible with TTL )
- 74HC ( High Speed )
- 74HCT ( TTL compatible )
- 74AC ( Advanced CMOS )
- 74ACT ( TTL compatible )
- 74FCT ( Fast CMOS TTL compatible )
- 74FCT-T( FCT with TTL VOH )