

บทที่ 4 ลอจิกเกต

รศ.ณรงค์ บวบทอง
ภาควิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์
มหาวิทยาลัยธรรมศาสตร์ ศูนย์รังสิต

หัวข้อ

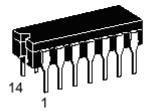
1. สัญญลักษณ์ลอจิกเกต
2. ความสัมพันธ์ระหว่างนิพจน์ลอจิกกับไดอะแกรมลอจิก
3. ตระกูลวงจรถลอจิก (Logic Circuit Families)



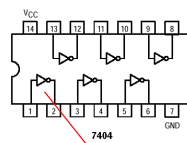
NOT Operation

Truth Table

A	$F = \bar{A}$
0	1
1	0

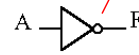


ตัวอย่างรูปแพคเกจตัวถังไอซี
แบบ DIP (Dual Inline Package) 14 ขา

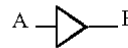
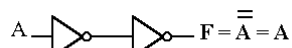


Inverter Gate
หรือ NOT Gate

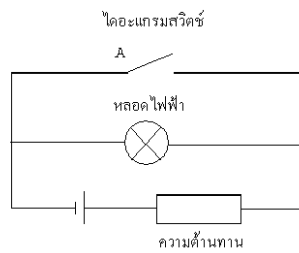
Bubble = NOT



Logic Symbol

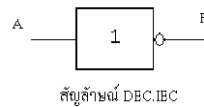
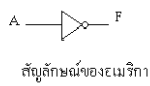


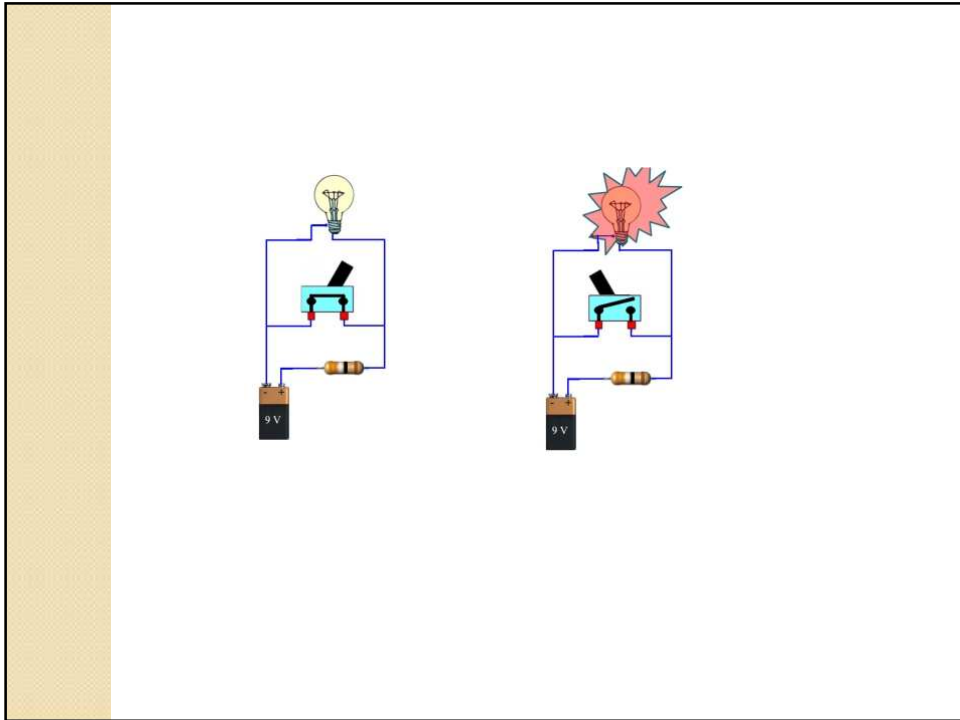
เกต Inverter หรือเกต NOT



ตารางความจริง

INPUT	OUTPUT
A	F
0	1
1	0

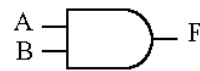




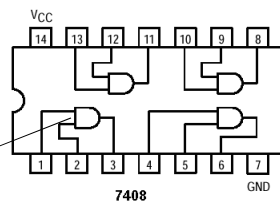
AND Operation

Truth Table

A	B	$F = A.B$
0	0	0
0	1	0
1	0	0
1	1	1



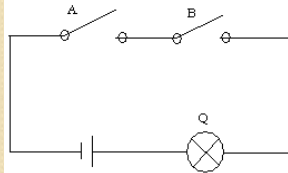
Logic Symbol



AND Gate

เกต AND

SWITCHING DIAGRAM

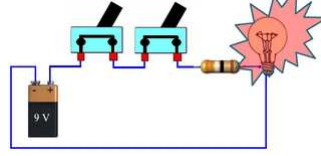
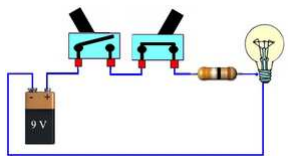
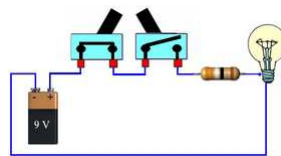
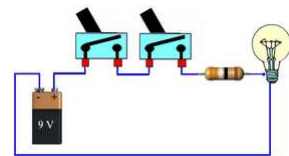


TRUTH TABLE

INPUT		OUTPUT
A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

LOGIC EXPRESSION

$$Q = A \cdot B \cdot C \dots$$



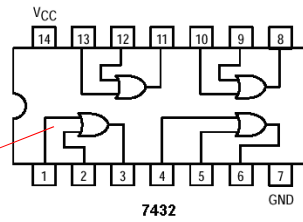
OR Operation

Truth Table

A	B	F = A+B
0	0	0
0	1	1
1	0	1
1	1	1

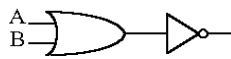


Logic Symbol



OR Gate

NOR Operation



Logic Symbol



Bubble = NOT

Truth Table

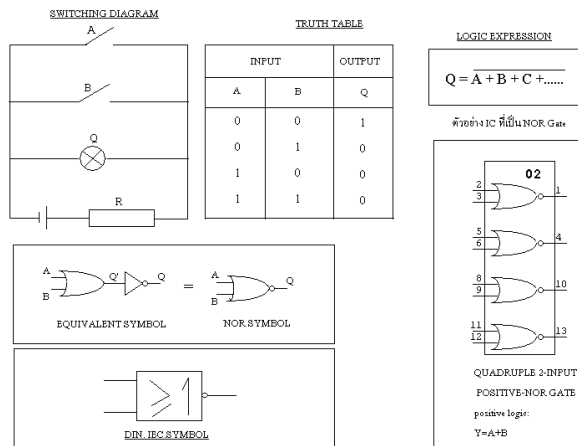
A	B	F = $\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

$$F = \overline{A+B}$$

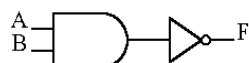
$$= \overline{A} \cdot \overline{B}$$

DeMorgan's theorem:

เกต NOR



NAND Operation



Logic Symbol



Truth Table

A	B	$F = \overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

$$F = \overline{A \cdot B}$$

$$= \overline{A} + \overline{B}$$

DeMorgan's theorem

เกต NAND

SWITCHING DIAGRAM

TRUTH TABLE

INPUT		OUTPUT
A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

LOGIC EXPRESSION $Q = \overline{A \cdot B}$

7400 NAND GATE

LOGIC SYMBOL

DIN. IEC. SYMBOL

AMERICAN SYMBOL

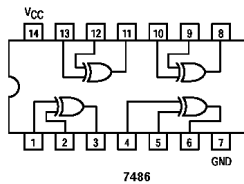
XOR Operation



Logic Symbol

$$F = \overline{A} \cdot B + A \cdot \overline{B}$$

$$F = A \oplus B$$



Truth Table

A	B	F = A ⊕ B
0	0	0
0	1	1
1	0	1
1	1	0

XNOR Operation



Logic Symbol

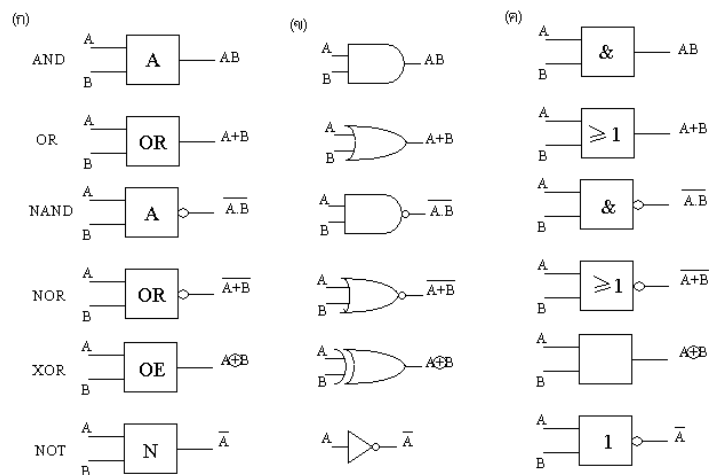
$$F = \bar{A}.\bar{B} + A.B$$

$$F = \overline{A \oplus B}$$













Truth Table

A	B	$F = A \oplus B$
0	0	1
0	1	0
1	0	0
1	1	1

สรุปสัญลักษณ์และคุณสมบัติของเกตต่างๆ

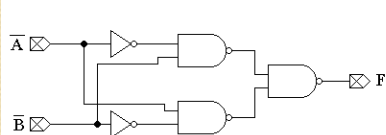


สรุปสัญลักษณ์และคุณสมบัติของเกตต่างๆ

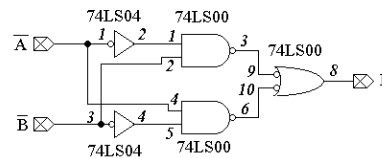
AND		
NAND		
OR		
NOR		
INVERTER		
BUFFER		

การเขียนฟังก์ชันจากโลจิกไดอะแกรม

- วงจรไฟฟ้า (Electric Circuit)
 - วงจรอะนาลอก (Analog Circuit)
 - วงจรดิจิทัล (Digital Circuit)
 - แผนผังโลจิก (Logic Diagram)
 - Schematic diagram



(ก) Logic Diagram

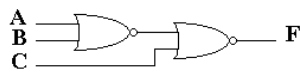


(ข) Schematic Diagram

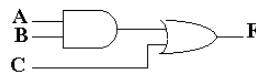
การเขียนฟังก์ชันบูลีนจากวงจรลอจิก

ตัวอย่าง จากวงจรลอจิกต่อไปนี้จงหาฟังก์ชัน F

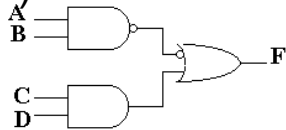
(ก)



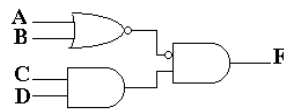
(ข)



(ค)



(ง)



วิธีทำ

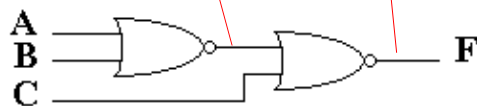
(ก)

$$F = \overline{\overline{(A+B)} + C}$$

$$= (A+B) \cdot \bar{C}$$

DeMorgan's theorem

$$\overline{A+B}$$



ความสัมพันธ์ระหว่างนิพจน์ลอจิกกับไดอะแกรมลอจิก

จงเขียน Logic diagram จาก สมการต่อไปนี้

ก) $F = (A.B + C.D).\bar{C}$

ข) $F = (A.B + C.D).(A.B + C)$

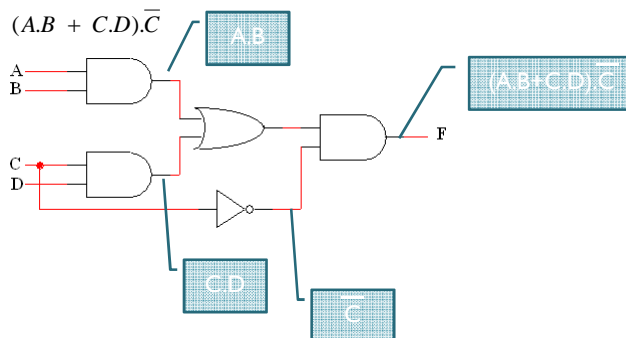
ค) $F = \overline{(X.Y + Z)}.\overline{(X.Y.Z)}$

ง) $F = W.U.V + \bar{W}\bar{U}\bar{V} + U.V + W.X$

จ) $F = \overline{(X + Y)} + (X + Z).(U.Y)$

ความสัมพันธ์ระหว่างนิพจน์ลอจิกกับไดอะแกรมลอจิก

ก) $F = (A.B + C.D).\bar{C}$



ตัวอย่าง จากบูลีนฟังก์ชันต่อไปนี้จึงเขียนวงจรลอจิกโดยใช้ NAND Gate เท่านั้น

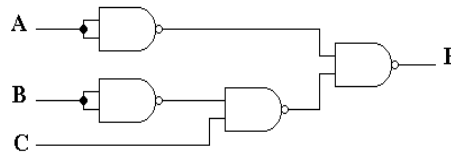
(ก) $F = A + (\overline{B.C})$

(ข) $F = (A.\overline{B}) + (\overline{A}.C)$

วิธีทำ

(ก) จัดรูปฟังก์ชันใหม่ ให้อยู่ในรูปของ NAND

$$\begin{aligned}
 F &= A + (\overline{B.C}) \\
 &= \overline{\overline{A + (\overline{B.C})}} \\
 &= \overline{\overline{A} . (\overline{\overline{B.C}})} \\
 &= \overline{\overline{A} . (B.C)}
 \end{aligned}$$



Digital Circuit Families

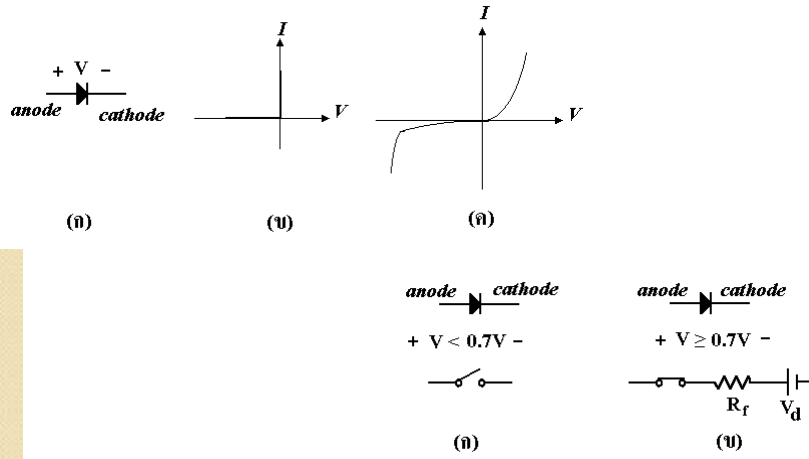
ตัวอย่างวงจรลอจิกตระกูลต่างๆ

- Diode Logic
- Resister-Transistor Logic (RTL)
- Diode-Transistor Logic (DTL)
- Transistor-Transistor Logic (TTL)
- Metal-Oxide Semiconductor (MOS) Logic
- Complementary MOS (CMOS) Logic

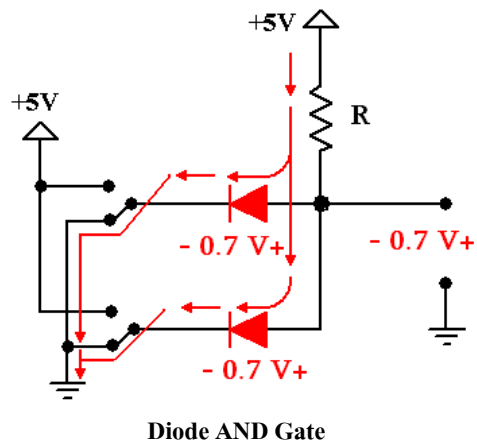
Bipolar Junction Transistor

Metal-Oxide Semiconductor Transistor

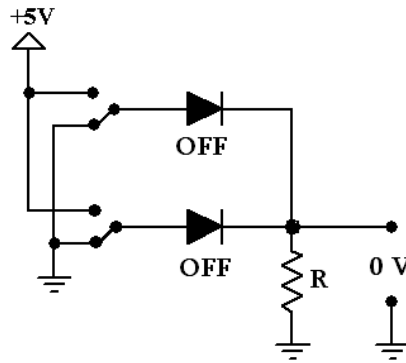
Diode Logic



Diode Logic

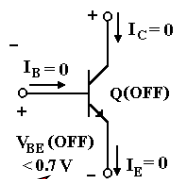


Diode Logic



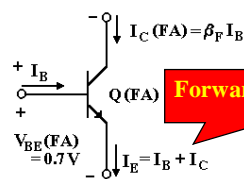
Diode OR Gate

การทำงานของ BJT



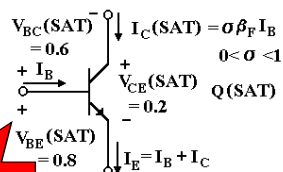
Cutoff (OFF)

(ก)



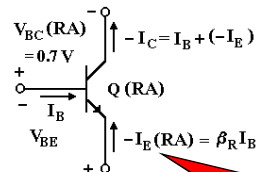
Forward Active (FA)

(ข)



Saturation (SAT)

(ค)



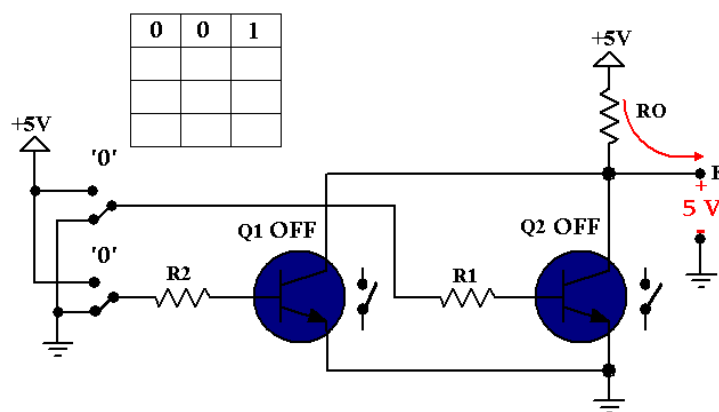
Reverse Active (RA)

(ง)

การทำงานของ BJT

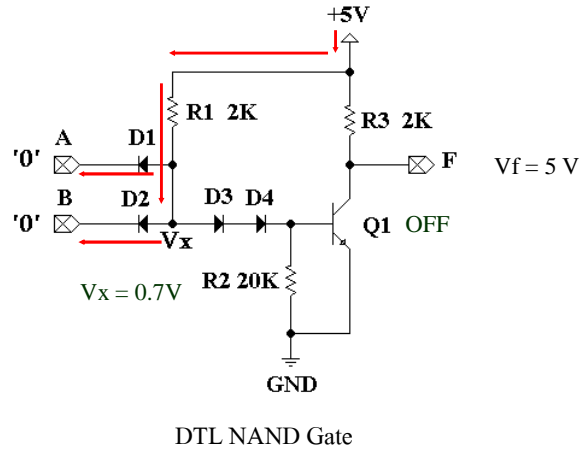
การทำงาน	รอยต่อ BC	รอยต่อ BE
Cutoff	Reverse bias	Reverse bias
Forward Active	Reverse bias	Forward bias
Saturation	Forward bias	Forward bias
Reverse Active	Forward bias	Reverse bias

Resistor-Transistor Logic (RTL)

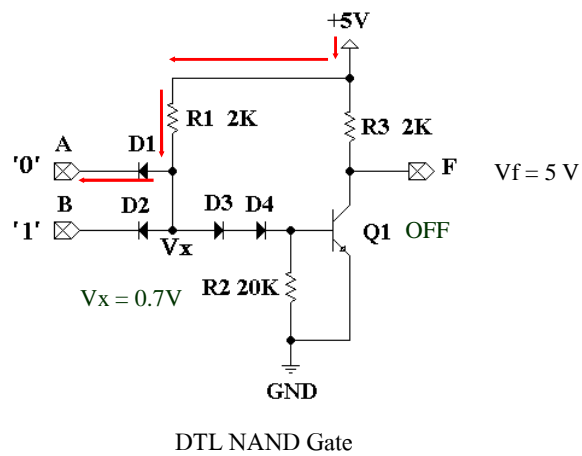


2-Input RTL NOR Gate

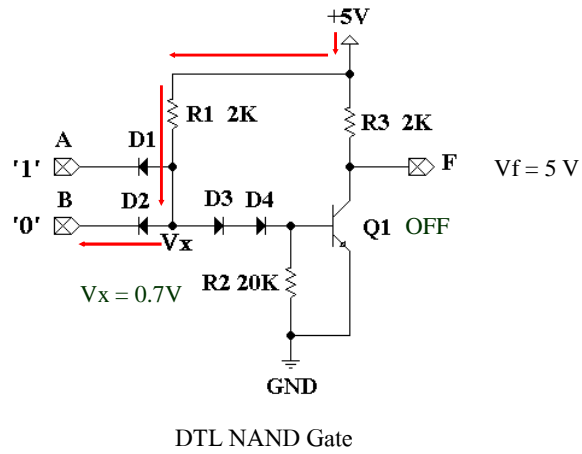
Diode-Transistor Logic (DTL)



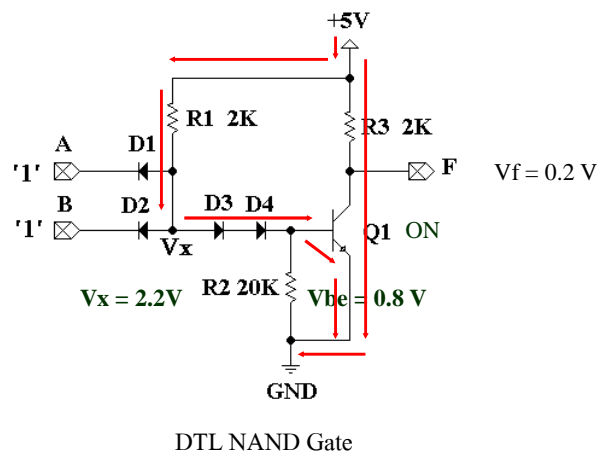
Diode-Transistor Logic (DTL)



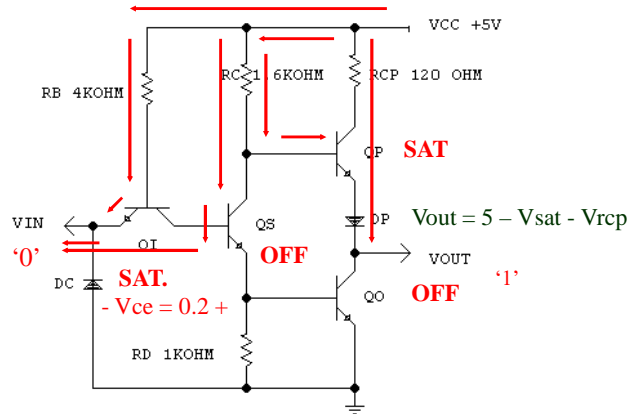
Diode-Transistor Logic (DTL)



Diode-Transistor Logic (DTL)

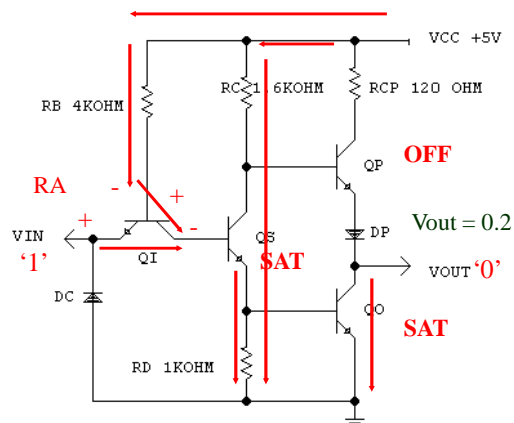


Transistor-Transistor Logic (TTL)



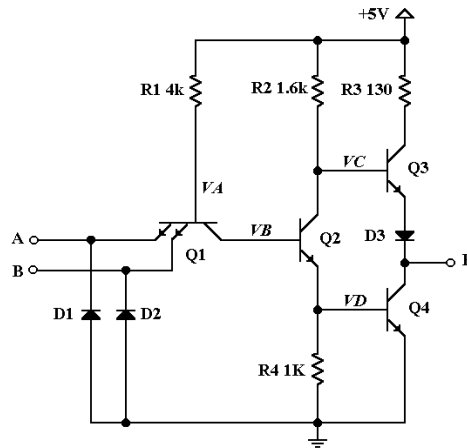
เกต Inverter แบบ TTL

Transistor-Transistor Logic (TTL)



เกต Inverter แบบ TTL

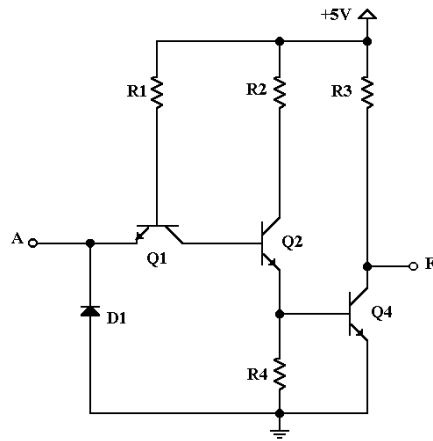
เกต NAND ขนาด 2 อินพุตแบบ TTL



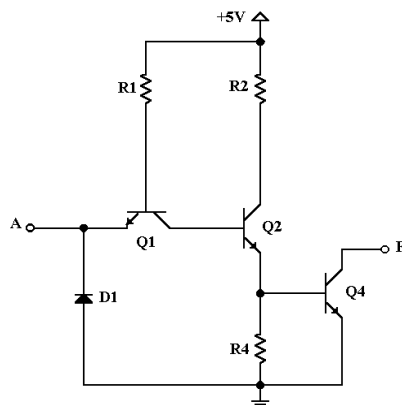
ลักษณะของวงจรทางด้านเอาต์พุต

- วงจรเอาต์พุตแบบ Common Emitter
- วงจรเอาต์พุตแบบ Open-Collector
- วงจรเอาต์พุตแบบ Totem-Pole
- วงจรเอาต์พุตแบบ 3-State

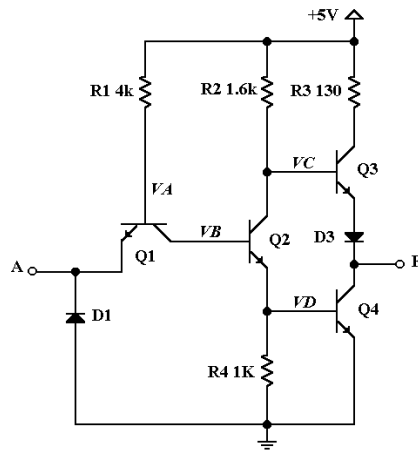
วงจรเอาต์พุตแบบ Common Emitter



วงจรเอาต์พุตแบบ Open-Collector



วงจรเอาต์พุตแบบ Totem-Pole



วงจรเอาต์พุตแบบ 3-State

